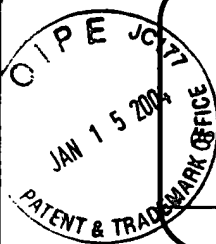


Please type a plus sign (+) inside this box → ☐

TRANSMITTAL FORM

to be used for all correspondence after initial filing)

Application Number	10/743,767
Filing Date	December 24, 2003
Inventor(s)	Makoto SHIOMI et al.
Group Art Unit	Unknown
Examiner Name	Unknown
Attorney Docket Number	12480-000027/US

ENCLOSURES (check all that apply)

- | | | |
|--|---|--|
| <input type="checkbox"/> Fee Transmittal Form

<input type="checkbox"/> Fee Attached

<input type="checkbox"/> Amendment / Response
<input type="checkbox"/> After Final
<input type="checkbox"/> Affidavits/declaration(s)

<input type="checkbox"/> Extension of Time Request

<input type="checkbox"/> Express Abandonment Request

<input type="checkbox"/> Information Disclosure Statement
<input checked="" type="checkbox"/> Certified Copy of Priority Document(s)
<input type="checkbox"/> Response to Missing Parts/ Incomplete Application
<input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53 | <input type="checkbox"/> Assignment Papers (for an Application)
<input type="checkbox"/> Letter to the Official Draftsperson and _____ Sheet of Formal Drawing(s)
<input type="checkbox"/> Licensing-related Papers
<input type="checkbox"/> Petition
<input type="checkbox"/> Petition to Convert to a Provisional Application
<input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address
<input type="checkbox"/> Terminal Disclaimer
<input type="checkbox"/> Request for Refund
<input type="checkbox"/> CD, Number of CD(s) _____ | <input type="checkbox"/> After Allowance Communication to Group
<input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences
<input type="checkbox"/> Appeal Communication to Group (Appeal Notice, Brief, Reply Brief)
<input type="checkbox"/> Proprietary Information
<input type="checkbox"/> Status Letter
<input checked="" type="checkbox"/> Other Enclosure(s) (please identify below):
<p style="text-align: center;">Priority Letter</p> |
|--|---|--|

Remarks

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Harness, Dickey & Pierce, P.L.C.	Attorney Name Donald J. Daley	Reg. No. 34,313
Signature			
Date	January 15, 2004		



PATENT
12480-000027/US

THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): Makoto SHIOMI et al.
Application No.: 10/743,767
Filed: December 24, 2003
For: METHOD OF DRIVING A DISPLAY, DISPLAY, AND COMPUTER PROGRAM THEREFOR

PRIORITY LETTER

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

January 15, 2004

Dear Sirs:

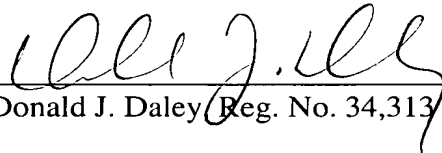
Pursuant to the provisions of 35 U.S.C. 119, enclosed is a certified copy of the following priority document.

<u>Application No.</u>	<u>Date Filed</u>	<u>Country</u>
2002-381550	December 27, 2002	JAPAN

In support of Applicant's priority claim, please enter this document into the file.

Respectfully submitted,

HARNESS, DICKEY, & PIERCE, P.L.C.

By 
Donald J. Daley (Reg. No. 34,313)

P.O. Box 8910
Reston, Virginia 20195
(703) 668-8000

DJD/bof
Attachment

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 2 7 日
Date of Application:

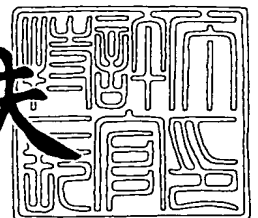
出 願 番 号 特 願 2 0 0 2 - 3 8 1 5 5 0
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 3 8 1 5 5 0]

出 願 人 シャープ株式会社
Applicant(s):

2 0 0 3 年 1 0 月 1 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 4 4 1 4

【書類名】 特許願

【整理番号】 02J04312

【提出日】 平成14年12月27日

【あて先】 特許庁長官 殿

【国際特許分類】 G09G 3/20 621
G09G 3/36
G09F 9/35 305

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 塩見 誠

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 富沢 一成

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 宮地 弘一

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 繁田 光浩

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【選任した代理人】

【識別番号】 100113701

【弁理士】

【氏名又は名称】 木島 隆一

【選任した代理人】

【識別番号】 100116241

【弁理士】

【氏名又は名称】 金子 一郎

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0208489

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置の駆動方法、表示装置、および、そのプログラム

【特許請求の範囲】

【請求項 1】

前回の映像データを参照して、前回から今回への階調遷移を強調するように、今回の映像データを補正し、画素へ供給する第 1 補正工程を含む表示装置の駆動方法において、

上記第 1 補正工程にて補正される前の、今回の映像データを次回まで記憶する前回データ記憶工程と、

前回の映像データを次回まで記憶する前々回データ記憶工程と、

上記両データ記憶工程で記憶された前々回および前回の映像データの組み合わせが予め定められた組み合わせの場合、上記第 1 補正工程にて参照される前回の映像データを、前々回の映像データに近づくように補正する第 2 補正工程とを含んでいることを特徴とする表示装置の駆動方法。

【請求項 2】

上記両データ記憶工程にて記憶される前々回および前回の映像データのビット幅の合計は、今回の映像データのビット幅の 2 倍よりも小さな設定値に設定され、上記前々回データ記憶工程にて記憶される前々回の映像データのビット幅は、上記前回データ記憶工程にて記憶される前回の映像データのビット幅以下に設定されていると共に、

上記両データ記憶工程のうちの少なくとも一方は、上記前々回および前回の映像データのビット幅の合計値が上記設定値になるように、ビット幅を制限して記憶することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 3】

映像の種類および温度の少なくとも一方に応じて、上記設定値のうち、前々回の映像データのビット幅が占める割合を変更することを特徴とする請求項 3 記載の表示装置の駆動方法。

【請求項 4】

上記第 1 補正工程は、補正後の上記前回の映像データと補正前の上記前回の映

像データとの差が予め定める閾値よりも小さい場合、補正前の前回の映像データを参照して、今回の映像データを補正することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 5】

上記第 2 補正工程は、前々回の映像データと前回の映像データとの組み合わせが予め定められた組み合わせの場合にのみ、前回の映像データを補正することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 6】

上記第 2 補正工程は、温度に応じて、上記補正する組み合わせと予め定められた組み合わせ、および、補正量の少なくとも一方を変更することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 7】

映像の種類および温度の少なくとも一方が予め定める条件を満たしている場合、上記第 2 補正工程による補正を停止することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 8】

上記第 2 補正工程では、前々回から前回への階調遷移が階調を低下させる階調遷移の場合、当該階調遷移により画素が到達したと予測される階調よりも大きな階調を示すように、前回の映像データを補正することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 9】

前回の映像データを参照して、前回から今回への階調遷移を強調するように、今回の映像データを補正し、画素へ供給する第 1 補正手段を有する表示装置において、

上記第 1 補正手段が補正する前の、今回の映像データと、前回の映像データとを次回まで記憶する記憶手段と、

上記記憶手段が記憶した前々回および前回の映像データの組み合わせが予め定められた組み合わせの場合、上記第 1 補正手段が参照する前回の映像データを、前々回の映像データに近づくように補正する第 2 補正手段とを含んでいることを

特徴とする表示装置。

【請求項 1 0】

上記第 2 補正手段は、前々回および前回の映像データの各組み合わせに対応して、補正後の前回の映像データが記憶されたルックアップテーブルを備えており、

上記ルックアップテーブルに記述された前回の映像データのビット幅は、上記前々回および前回の映像データのビット幅のうちの短い方に設定されていることを特徴とする請求項 9 記載の表示装置。

【請求項 1 1】

上記第 2 補正手段は、前々回および前回の映像データの各組み合わせに対応して、当該組み合わせが上記予め定められた組み合わせの場合は、補正後の前回の映像データが記憶され、それ以外の場合は、前回の映像データ自体が記憶されたルックアップテーブルを備えていることを特徴とする請求項 9 記載の表示装置。

【請求項 1 2】

上記第 2 補正手段は、予め定められた温度範囲毎に設けられ、前々回および前回の映像データの各組み合わせに対応して、補正後の前回の映像データが記憶されたルックアップテーブルと、

当該ルックアップテーブルの中から、前回の映像データの補正に使用するルックアップテーブルを選択する制御手段とを備え、

当該制御手段は、温度に応じて、上記ルックアップテーブルを切り換えることを特徴とする請求項 9 記載の表示装置。

【請求項 1 3】

今回の映像データは、3 原色のそれぞれについて 8 ビット幅であり、

上記記憶手段は、上記 3 原色のそれぞれについて、前々回の映像データのビット幅と前回の映像データのビット幅との合計が 1 0 ビットになるように、前々回および前回の映像データのうち、少なくとも前々回の映像データのビット幅を制限して記憶することを特徴とする請求項 9 記載の表示装置。

【請求項 1 4】

上記画素は、ノーマリブラックモードかつ垂直配向モードの液晶素子であるこ

とを特徴とする請求項 9 記載の表示装置。

【請求項 1 5】

請求項 1 記載の各工程をコンピュータに実行させるプログラム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、表示装置の駆動方法、表示装置、および、そのプログラムに関するものである。

【0 0 0 2】

【従来の技術】

比較的少ない電力で駆動可能な液晶表示装置は、携帯機器のみならず、据え置き型の機器の表示装置として、広く使用されている。当該液晶表示装置は、C R T (Cathode-Ray Tube) などと比較すると、応答速度が遅く、遷移階調によって、通常のフレーム周波数 (6 0 H z) に対応した書き換え時間 (1 6 . 7 m s e c) で応答が完了しないこともあるため、前回から今回への階調遷移を強調するように、駆動信号を変調して駆動する方法も採用されている (後述の特許文献 1 参照)。

【0 0 0 3】

例えば、前フレーム F R (k-1) から現フレーム F R (k) への階調遷移がライズ駆動の場合、前回から今回への階調遷移を強調するように、具体的には、現フレーム F R (k) の映像データ D (i, j, k) が示す電圧レベルよりも高いレベルの電圧を画素へ印加する。

【0 0 0 4】

この結果、階調が遷移するとき、現フレーム F R (k) の映像データ D (i, j, k) が示す電圧レベルを最初から印加する場合の輝度レベルと比較して、画素の輝度レベルは、より急峻に増大し、より短い期間で、上記現フレーム F R (k) の映像データ D (i, j, k) に応じた輝度レベル近傍に到達する。これにより、液晶の応答速度が遅い場合であっても、液晶表示装置の応答速度を向上できる。

【0 0 0 5】

ところが、液晶の応答速度が十分ではなく、階調遷移を強調して駆動したとしても、前回から今回への階調遷移によって、目標とする輝度レベルに到達できなかった場合、次のフレームで、前々回から前回へ十分に階調遷移できたと見なし、階調遷移を強調すると、適切に階調遷移を強調できないことがある。

【0 0 0 6】

したがって、後述の特許文献 2 では、任意の画素に印加される、少なくとも連続した 3 フィールド信号データより透過率曲線を作成または予測し、前記透過率曲線が所望透過率曲線よりも所定値以上ずれる場合に、前記連続したフィールドの信号データを補正する表示装置が開示されている。

【0 0 0 7】

具体的には、図 1 1 に示すように、上記表示装置 1 0 1 において、データ入力手段 1 1 1 は、フィールドメモリ 1 1 2 に各画素への映像データを記憶させる。さらに、データ補正手段 1 1 3 は、フィールドメモリ 1 1 2 を参照して、理想の透過率と予測される実際の透過率との差が所定の閾値よりも大きいときに、フィールドメモリ 1 1 2 の映像データを補正する。さらに、データ出力手段 1 1 4 は、補正後のフィールドメモリ 1 1 2 の映像データを順次読み出して、図示しない画素を駆動する。

【0 0 0 8】

【特許文献 1】

特開 2 0 0 2 - 1 1 6 7 4 3 号公報（公開日：2002 年 4 月 1 9 日）

【0 0 0 9】

【特許文献 2】

特許第 2 6 5 0 4 7 9 号公報（発行日：1997 年 9 月 3 日）

【0 0 1 0】

【発明が解決しようとする課題】

しかしながら、上記従来の構成では、メモリに補正後の映像データが記憶され、次回に画素を駆動する際、当該映像データを参照して、補正の可否および補正が行われるため、予測された透過率と実際の透過率との間にズレが発生すると、当該ズレに起因する補正の誤差が順次重畳、累積されていく。この結果、透過率

を予測する際の精度を十分に高くする必要があり、回路を簡略化することが難しいという問題を生ずる。

【0011】

本発明は、上記の問題点に鑑みてなされたものであり、その目的は、比較的小さな回路規模で、表示品質のよい表示装置を実現することにある。

【0012】

【課題を解決するための手段】

本発明に係る表示装置の駆動方法は、上記課題を解決するために、前回の映像データを参照して、前回から今回への階調遷移を強調するように、今回の映像データを補正し、画素へ供給する第1補正工程を含む表示装置の駆動方法において、上記第1補正工程にて補正される前の今回の映像データを次回まで記憶する前回データ記憶工程と、前回の映像データを次回まで記憶する前々回データ記憶工程と、上記両データ記憶工程で記憶された前々回および前回の映像データの組み合わせが予め定められた組み合わせの場合、上記第1補正工程にて参照される前回の映像データを、前々回の映像データに近づくように、すなわち、前回の映像データを増加／減少のうち、前々回の映像データに近づく方向に、補正する第2補正工程とを含んでいることを特徴としている。

【0013】

上記構成では、上記両データ記憶工程で記憶された前々回および前回の映像データの組み合わせが予め定められた組み合わせの場合、上記第1補正工程にて参照される前回の映像データは、前々回の映像データに近づくように補正される。したがって、前々回から前回への階調遷移が予め定められた階調遷移の場合、第1補正工程において、前回から今回への階調遷移を強調するように今回の映像データを補正する際、第2補正工程での補正がない場合よりも補正量を抑えることができる。

【0014】

この結果、例えば、前々回から今回への階調遷移が、ディケイ→ライズの場合あるいはライズ→ディケイの場合のように、第1補正工程にて通常と同様の補正が行われると、以下の現象、すなわち、前々回から前回への階調遷移における画

素の応答不足と、第 1 補正工程での階調遷移強調との相乗効果によって、今回の画素の階調が今回の映像データの示す階調と大きく異なり、白光りや黒沈みが発生するという現象が発生する場合であっても、第 1 補正工程での補正量を抑えることによって、当該現象の発生を抑制でき、表示装置の表示品質を向上できる。一方、上記両データ記憶工程が第 1 補正工程にて補正される前の映像データを記憶しているので、補正後の映像データを記憶する構成とは異なり、第 1 補正工程での補正に起因する誤差が重畳、累積されることがない。したがって、比較的回路規模が小さく、補正のための演算の精度が低い回路によって、上記各工程を実施したとしても、画素の階調制御が発散したり、振動したりすることがない。これらの結果、比較的小さな回路規模で、表示品質のよい表示装置を実現できる。

【 0 0 1 5 】

また、上記両データ記憶工程にて記憶される映像データは、今回の映像データと同じビット幅であってもよいが、回路規模の縮小が特に求められる場合には、上記構成に加えて、上記両データ記憶工程にて記憶される前々回および前回の映像データのビット幅の合計は、今回の映像データのビット幅の 2 倍よりも小さな設定値に設定され、上記前々回データ記憶工程にて記憶される前々回の映像データのビット幅は、上記前回データ記憶工程にて記憶される前回の映像データのビット幅以下に設定されていると共に、上記両データ記憶工程のうちの少なくとも一方は、上記前々回および前回の映像データのビット幅の合計値が上記設定値になるように、ビット幅を制限して記憶してもよい。当該構成では、各記憶工程にて記憶される映像データのビット幅が制限されているので、全てを記憶する場合よりも回路規模を縮小できる。

【 0 0 1 6 】

さらに、上記構成に加えて、映像の種類および温度の少なくとも一方に応じて、上記設定値のうち、前々回の映像データのビット幅が占める割合を変更してもよい。

【 0 0 1 7 】

ここで、上記設定値が今回の映像データのビット幅よりも小さな値に制限されている場合、上記設定値において、前々回の映像データのビット幅が占める割合

を増大させ過ぎると、補正後の前回の映像データに対して、前々回の映像データの影響をより正確に反映できる一方で、前回の映像データの影響を正確に反映させることができなくなってしまう。したがって、設定値において、前々回の映像データのビット幅が占める割合は、両映像データの影響に応じた適切な値に設定することが望まれる。一方、動きの速い映像が入力される場合の方が、前々フレームの映像データの影響を受けやすいので、映像の種類が変化して、期待される動きの速さが変化すると、上記割合の適切な値が変化してしまう。同様に、温度が変化すると画素の応答速度が変化するので、上記割合の適切な値が変化する。

【 0 0 1 8 】

これに対して、上記構成では、映像の種類および温度の少なくとも一方に応じて、上記設定値のうち、前々回の映像データのビット幅が占める割合が変更されるので、映像の種類や温度に拘わらず、上記割合を適切な値に保ち続けることができる。この結果、表示装置の表示品質を高いレベルに維持し続けることができる。

【 0 0 1 9 】

さらに、上記構成に加えて、上記第 1 補正工程は、補正後の上記前回の映像データと補正前の上記前回の映像データとの差が予め定める閾値よりも小さい場合、補正前の前回の映像データを参照して、今回の映像データを補正してもよい。

【 0 0 2 0 】

当該構成では、補正後の上記前回の映像データと補正前の上記前回の映像データとの差が予め定める閾値よりも小さい場合、すなわち、前回の映像データを補正しなくても、白光りや黒沈みが発生しにくく、しかも、前回の映像データを補正すると、補正時に誤差が発生した場合に表示品質を低下させやすい場合、今回の映像データは、補正後の前回の映像データではなく、補正前の前回の映像データを参照して補正される。この結果、第 2 補正工程での補正の誤差に起因する表示品質の低下を抑制しながら、白光りや黒沈みの発生を防止できる。

【 0 0 2 1 】

また、上記閾値と比較する代わりに、上記第 2 補正工程は、前々回の映像データと前回の映像データとの組み合わせが予め定められた組み合わせの場合にのみ

、前回の映像データを補正してもよい。

【0022】

当該構成では、白光りや黒沈みが発生する可能性が高いと予測された組み合わせの場合にのみ、前回の映像データを補正できるので、第2補正工程での補正の誤差に起因する表示品質の低下を抑制しながら、白光りや黒沈みの発生を防止できる。

【0023】

さらに、上記構成に加えて、上記第2補正工程は、温度に応じて、上記補正する組み合わせと予め定められた組み合わせ、および、補正量の少なくとも一方を変更してもよい。

【0024】

ここで、温度が変化すると、画素の応答速度が変化するので、白光りや黒沈みの発生が予測される組み合わせや、適切な補正量が変化する。ところが、上記構成では、温度に応じて、上記補正する組み合わせと予め定められた組み合わせ、および、補正量の少なくとも一方を変更するので、温度に拘わらず、白光りや黒沈みの発生を的確に防止でき、表示装置の表示品質を高いレベルに維持し続けることができる。

【0025】

また、上記構成に加えて、映像の種類および温度の少なくとも一方が予め定める条件を満たしている場合、上記第2補正工程による補正を停止してもよい。ところで、第2補正工程において、前回の映像データを前々回の映像データに補正すると、前々回から今回への階調遷移が、ディケイ→ライズの場合またはライズ→ディケイの場合、第1補正工程において、前回から今回への階調遷移を強調する程度が弱められる。したがって、画素の温度が高い場合や、映像の種類が動きの遅い映像の場合のように、映像の種類および温度の少なくとも一方が予め定める条件を満たしており、前回の映像データを補正しなくても、白光りや黒沈みが発生しないと見込まれる場合であるにも拘わらず、前回の映像データを補正すると、応答速度が不所望に低下する虞れがある。

【0026】

これに対して、上記構成では、映像の種類および温度の少なくとも一方が予め定める条件を満たしている場合、上記第 2 補正工程による補正を停止する。したがって、白光りや黒沈みが発生しないと見込まれる場合の応答速度低下を防止できる。なお、上記条件を満たしていない場合は、前回の映像データが補正されるので、何ら支障なく白光りや黒沈みの発生を防止できる。

【 0 0 2 7 】

さらに、上記構成に加えて、上記第 2 補正工程では、前々回から前回への階調遷移が階調を低下させる階調遷移の場合、当該階調遷移により画素が到達したと予測される階調よりも大きな階調を示すように、前回の映像データを補正してもよい。

【 0 0 2 8 】

ここで、上記第 2 補正工程では、前々回から前回への階調遷移によって、当該階調遷移により画素が到達したと予測される階調となるように、前回の映像データを補正してもよいが、この場合は、到達階調を十分な精度で予測できないと、予測値と実際の階調とのズレによって、白光りや黒沈みが発生する虞れがある。

【 0 0 2 9 】

これに対して、上記構成では、前々回から前回への階調遷移が階調を低下させる階調遷移の場合、予測される到達階調よりも大きな階調を示すように、前回の映像データが補正されるので、予測値と実際の階調との間にズレが発生しても、白光りの発生を防止できる。このように、白光りと黒沈みとのうち、表示品質の低下を招きやすい白光りの発生を防止することによって、予測値と実際の階調との間にズレが発生しても、表示品質の低下を抑えることができる。

【 0 0 3 0 】

一方、本発明に係る表示装置は、上記課題を解決するために、前回の映像データを参照して、前回から今回への階調遷移を強調するように、今回の映像データを補正し、画素へ供給する第 1 補正手段を有する表示装置において、上記第 1 補正手段が補正する前の、今回の映像データと、前回の映像データとを次回まで記憶する記憶手段と、上記記憶手段が記憶した前々回および前回の映像データの組み合わせが予め定められた組み合わせの場合、上記第 1 補正手段が参照する前回

の映像データを、前々回の映像データに近づくように補正する第2補正手段とを含んでいる。

【0031】

当該構成の表示装置は、上述の表示装置の駆動方法によって画素を駆動できる。したがって、当該表示装置の駆動方法と同様に、比較的小さな回路規模で、表示品質のよい表示装置を実現できる。

【0032】

また、上記構成に加えて、上記第2補正手段は、前々回および前回の映像データの各組み合わせに対応して、補正後の前回の映像データが記憶されたルックアップテーブルを備えており、上記ルックアップテーブルに記述された前回の映像データのビット幅は、上記前々回および前回の映像データのビット幅のうちの短い方に設定されていてもよい。

【0033】

当該構成では、上記ルックアップテーブルに記述された前回の映像データのビット幅は、前々回および前回の映像データを用いた演算の有効数字と同じビット幅、すなわち、短い方のビット幅に設定されている。したがって、演算精度を落とさない範囲で、ルックアップテーブルに必要な記憶容量を最も削減できる。

【0034】

さらに、上記構成に加えて、上記第2補正手段は、前々回および前回の映像データの各組み合わせに対応して、当該組み合わせが上記予め定められた組み合わせの場合は、補正後の前回の映像データが記憶され、それ以外の場合は、前回の映像データ自体が記憶されたルックアップテーブルを備えていてもよい。

【0035】

当該構成では、当該組み合わせが上記予め定められた組み合わせ以外の場合は、前回の映像データ自体が記憶されているので、当該ルックアップテーブルを参照して、前回の映像データを補正することによって、上記組み合わせ以外の場合は、前回の映像データの補正を停止することができる。この結果、上記組み合わせか否かを判定するためのテーブルを別途設ける場合よりも、簡単な回路構成によって、第2補正工程での補正の誤差に起因する表示品質の低下を抑制しながら

、白光りや黒沈みの発生を防止できる。

【0 0 3 6】

また、上記構成に加えて、上記第 2 補正手段は、予め定められた温度範囲毎に設けられ、前々回および前回の映像データの各組み合わせに対応して、補正後の前回の映像データが記憶されたルックアップテーブルと、当該ルックアップテーブルの中から、前回の映像データの補正に使用するルックアップテーブルを選択する制御手段とを備え、当該制御手段は、温度に応じて、上記ルックアップテーブルを切り換えてもよい。

【0 0 3 7】

当該構成では、温度に応じて、ルックアップテーブルを切り換えるので、温度に拘わらず、白光りや黒沈みの発生を的確に防止でき、表示装置の表示品質を高いレベルに維持し続けることができる。また、各温度範囲毎にルックアップテーブルが設けられているので、温度による補正処理の変化が簡単な数式で記述できない場合であっても、簡単な回路によって補正処理を変更できる。

【0 0 3 8】

さらに、上記構成に加えて、今回の映像データは、3 原色のそれぞれについて 8 ビット幅であり、上記記憶手段は、上記 3 原色のそれぞれについて、前々回の映像データのビット幅と前回の映像データのビット幅との合計が 1 0 ビットになるように、前々回および前回の映像データのうち、少なくとも前々回の映像データのビット幅を制限して記憶してもよい。

【0 0 3 9】

当該構成では、3 原色の映像データのビット幅の合計が 3 0 (3 × 1 0) ビットなので、汎用のメモリ（データビットの幅が 2^n に設定されているメモリ）を使用する場合、前回の映像データ（3 原色分）をそのまま記憶する場合と同じ記憶容量のメモリによって記憶手段を実現できる。

【0 0 4 0】

さらに、上記構成に加えて、上記画素は、ノーマリブラックモードかつ垂直配向モードの液晶素子であってもよい。ここで、ノーマリブラックモードかつ垂直配向モードの液晶素子を画素とする場合、ディケイの階調遷移に対する応答速度

がライズの場合に比べて遅く、階調遷移を強調するように変調して駆動したとしても、前々回から前回へのディケイの階調遷移において、実際の階調遷移と、所望の階調遷移とに差が発生しやすい。したがって、ディケイ→ライズの階調遷移が発生すると、白光りが発生し、ユーザに視認されやすくなる。これに対して、上記構成では、第2補正手段によって、白光りの発生が抑制されている。したがって、ノーマリブラックモードかつ垂直配向モードの液晶素子を画素としているにも拘わらず、白光りの発生を防止でき、表示装置の表示品質を向上できる。

【0041】

また、本発明に係るプログラムは、上記各工程をコンピュータに実行させるプログラムである。したがって、当該プログラムがコンピュータで実行されると、当該コンピュータは、表示装置を上記駆動方法で駆動できる。この結果、上記表示装置の駆動方法と同様に、比較的小さな回路規模で表示装置の表示品位を向上できる。

【0042】

【発明の実施の形態】

〔第1の実施形態〕

本発明の一実施形態について図1ないし図7に基づいて説明すると以下の通りである。すなわち、本実施形態に係る画像表示装置（表示装置）1は、前回から今回への階調遷移を強調することによって、画素の応答速度を向上させているにも拘わらず、当該階調遷移強調と、前々回から前回への階調遷移における画素の応答不足との相乗効果によって、今回の画素の階調が今回の映像データの示す階調と大きく異なり、白光りや黒沈みが発生するという現象を、比較的小さな回路規模で防止可能な画像表示装置1である。

【0043】

当該画像表示装置1のパネル11は、図2に示すように、マトリクス状に配された画素PIX(1,1)～PIX(n,m)を有する画素アレイ2と、画素アレイ2のデータ信号線SL1～SLnを駆動するデータ信号線駆動回路3と、画素アレイ2の走査信号線GL1～GLmを駆動する走査信号線駆動回路4とを備えている。また、画像表示装置1には、両駆動回路3・4へ制御信号を供給する制御回路

12と、入力される映像信号に基づいて、上記階調遷移を強調するように、上記制御回路12へ与える映像信号を変調する変調駆動処理部21とが設けられている。なお、これらの回路は、電源回路13からの電力供給によって動作している。

【0044】

以下では、変調駆動処理部21の詳細構成について説明する前に、画像表示装置1全体の概略構成および動作を説明する。また、説明の便宜上、例えば、 i 番目のデータ信号線 SL_i のように、位置を特定する必要がある場合にのみ、位置を示す数字または英字を付して参照し、位置を特定する必要がない場合や総称する場合には、位置を示す文字を省略して参照する。

【0045】

上記画素アレイ2は、複数（この場合は、 n 本）のデータ信号線 $SL_1 \sim SL_n$ と、各データ信号線 $SL_1 \sim SL_n$ に、それぞれ交差する複数（この場合は、 m 本）の走査信号線 $GL_1 \sim GL_m$ とを備えており、1から n までの任意の整数および1から m までの任意の整数を j とすると、データ信号線 SL_i および走査信号線 GL_j の組み合わせ毎に、画素 $PIX(i, j)$ が設けられている。

【0046】

本実施形態の場合、各画素 $PIX(i, j)$ は、隣接する2本のデータ信号線 $SL_{(i-1)} \cdot SL_i$ と、隣接する2本の走査信号線 $GL_{(j-1)} \cdot GL_j$ とで囲まれた部分に配されている。

【0047】

一例として、画像表示装置1が液晶表示装置の場合について説明すると、上記画素 $PIX(i, j)$ は、例えば、図3に示すように、スイッチング素子として、ゲートが走査信号線 GL_j へ、ドレインがデータ信号線 SL_i に接続された電界効果トランジスタ $SW(i, j)$ と、当該電界効果トランジスタ $SW(i, j)$ のソースに、一方電極が接続された画素容量 $C_p(i, j)$ とを備えている。また、画素容量 $C_p(i, j)$ の他端は、全画素 $PIX \cdots$ に共通の共通電極線に接続されている。上記画素容量 $C_p(i, j)$ は、液晶容量 $CL(i, j)$ と、必要に応じて付加される補助容量 $C_s(i, j)$ とから構成されている。

【0048】

上記画素 $P I X(i, j)$ において、走査信号線 $G L j$ が選択されると、電界効果トランジスタ $S W(i, j)$ が導通し、データ信号線 $S L i$ に印加された電圧が画素容量 $C p(i, j)$ へ印加される。一方、当該走査信号線 $G L j$ の選択期間が終了して、電界効果トランジスタ $S W(i, j)$ が遮断されている間、画素容量 $C p(i, j)$ は、遮断時の電圧を保持し続ける。ここで、液晶の透過率あるいは反射率は、液晶容量 $C L(i, j)$ に印加される電圧によって変化する。したがって、走査信号線 $G L j$ を選択し、当該画素 $P I X(i, j)$ への映像データ D に応じた電圧をデータ信号線 $S L i$ へ印加すれば、当該画素 $P I X(i, j)$ の表示状態を、映像データ D に合わせて変化させることができる。

【0049】

本実施形態に係る上記液晶表示装置は、液晶セルとして、垂直配向モードの液晶セル、すなわち、電圧無印加時には、液晶分子が基板に対して略垂直に配向し、画素 $P I X(i, x)$ の液晶容量 $C L(i, j)$ への印加電圧に応じて、液晶分子が垂直配向状態から傾斜する液晶セルを採用しており、当該液晶セルをノーマリブラックモード（電圧無印加時には、黒表示となるモード）で使用している。

【0050】

上記構成において、図2に示す走査信号線駆動回路4は、各走査信号線 $G L 1 \sim G L m$ へ、例えば、電圧信号など、選択期間か否かを示す信号を出力している。また、走査信号線駆動回路4は、選択期間を示す信号を出力する走査信号線 $G L j$ を、例えば、制御回路12から与えられるクロック信号 $G C K$ やスタートパルス信号 $G S P$ などのタイミング信号に基づいて変更している。これにより、各走査信号線 $G L 1 \sim G L m$ は、予め定められたタイミングで、順次選択される。

【0051】

さらに、データ信号線駆動回路3は、映像信号 $D A T$ として、時分割で入力される各画素 $P I X \dots$ への映像データ $D \dots$ を、所定のタイミングでサンプリングすることで、それぞれ抽出する。さらに、データ信号線駆動回路3は、走査信号線駆動回路4が選択中の走査信号線 $G L j$ に対応する各画素 $P I X(1, j) \sim P I X(n, j)$ へ、各データ信号線 $S L 1 \sim S L n$ を介して、それぞれへの映像データ D

…に応じた出力信号を出力する。

【0052】

なお、データ信号線駆動回路3は、制御回路12から入力される、クロック信号SCKおよびスタートパルス信号SSPなどのタイミング信号に基づいて、上記サンプリングタイミングや出力信号の出力タイミングを決定している。

【0053】

一方、各画素PIX(1,j)～PIX(n,j)は、自らに対応する走査信号線GLjが選択されている間に、自らに対応するデータ信号線SL1～SLnに与えられた出力信号に応じて、発光する際の輝度や透過率などを調整して、自らの明るさを決定する。

【0054】

ここで、走査信号線駆動回路4は、走査信号線GL1～GLmを順次選択している。したがって、画素アレイ2の全画素PIX(1,1)～PIX(n,m)を、それぞれへの映像データDが示す明るさ（階調）に設定でき、画素アレイ2へ表示される画像を更新できる。

【0055】

なお、映像データDは、画素PIX(i,j)の階調レベルを特定できれば、階調レベル自体であってもよいし、階調レベルを算出するためのパラメータであってもよいが、以下では、一例として、映像データが画素PIX(i,j)の階調レベル自体である場合について説明する。

【0056】

また、上記画像表示装置1において、映像信号源S0から変調駆動処理部21へ与えられる映像信号DATは、フレーム単位（画面全体単位）で伝送されていてもよいし、1フレームを複数のフィールドに分割すると共に、当該フィールド単位で伝送されていてもよいが、以下では、一例として、フィールド単位で伝送される場合について説明する。

【0057】

すなわち、本実施形態において、映像信号源S0から変調駆動処理部21へ与えられる映像信号DATは、1フレームを複数のフィールド（例えば、2フィー

ルド) に分割すると共に、当該フィールド単位で伝送されている。

【0058】

より詳細には、映像信号源 S0 は、映像信号線 VL を介して、画像表示装置 1 の変調駆動処理部 21 に映像信号 DAT を伝送する際、あるフィールド用の映像データを全て伝送した後に、次のフィールド用の映像データを伝送するなどして、各フィールド用の映像データを時分割伝送している。

【0059】

また、上記フィールドは、複数の水平ラインから構成されており、上記映像信号線 VL では、例えば、あるフィールドにおいて、ある水平ライン用の映像データ全てが伝送された後に、次に伝送する水平ライン用の映像データを伝送するなどして、各水平ライン用の映像データが時分割伝送されている。

【0060】

なお、本実施形態では、2 フィールドから 1 フレームを構成しており、偶数フィールドでは、1 フレームを構成する各水平ラインのうち、偶数行目の水平ラインの映像データが伝送される。また、奇数フィールドでは、奇数行目の水平ラインの映像データが伝送される。さらに、上記映像信号源 S0 は、1 水平ライン分の映像データを伝送する際も上記映像信号線 VL を時分割駆動しており、予め定められた順番で、各映像データが順次伝送される。

【0061】

ここで、図 1 に示すように、本実施形態に係る変調駆動処理部 21 は、1 フレーム分の映像データを次のフレームまで記憶するフレームメモリ (記憶手段) 31 と、入力端子 T1 に入力された現フレーム FR(k) の映像データ D(i, j, k) をフレームメモリ 31 へ書き込むと共に、フレームメモリ 31 から前フレーム FR(k-1) の映像データ D0(i, j, k-1) を読み出し、前フレーム映像信号 DAT0 として出力するメモリ制御回路 32 と、現フレームから前フレームへの階調遷移を強調するように、現フレーム FR(k) の映像データ D(i, j, k) を補正し、補正後の映像データ D2(i, j, k) を補正映像信号 DAT2 として出力する変調処理部 (第 1 補正手段) 33 とを備えている。なお、本実施形態では、説明の便宜上、フレームメモリ 31 から出力される映像データのうち、前フレーム FR(k-1) の映

像データを $D0(i, j, k-1)$ で示し、前々フレーム $FR(k-2)$ の映像データ（後述）を $D00(i, j, k-2)$ として参照する。また、両映像データ $D00(i, j, k-2)$ および $D0(i, j, k-1)$ に基づいて、後述の前フレーム階調補正回路 34 が生成した映像映像データを $D0a(i, j, k-1)$ で参照する。

【0062】

さらに、本実施形態では、上記フレームメモリ 31 は、前フレームの映像データも、次のフレームまで記憶しており、制御回路 32 は、フレームメモリ 31 から、前々フレーム $FR(k-2)$ の映像データ $D00(i, j, k-2)$ を読み出し、前々フレーム映像信号 $DAT00$ として出力している。

【0063】

また、本実施形態に係る変調駆動処理部 21 には、各画素 $PIX(i, j)$ について、画素 $PIX(i, j)$ が上記映像データ $D00(i, j, k-2)$ から映像データ $D0(i, j, k-1)$ への階調遷移によって到達した階調を予測すると共に、前フレーム $FR(k-1)$ の映像データ $D0(i, j, k-1)$ を当該予測値 $D0a(i, j, k-1)$ へ補正して出力する前フレーム階調補正回路（第2補正手段）34 が設けられており、上記変調処理部 33 は、補正後の前フレーム映像信号 $DAT0a$ と上記現フレーム映像信号 DAT とに基づいて、各画素 $PIX(i, j)$ の前フレームから現フレームへの階調遷移を強調するように、現フレーム $FR(k)$ の映像データ $D(i, j, k)$ を補正する。

【0064】

ここで、画素 $PIX(i, j)$ の応答速度が非常に遅いと、前フレーム $FR(k-1)$ において、前々フレームから前フレームへの階調遷移を強調しているにも拘わらず、画素 $PIX(i, j)$ が前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ の示す階調に到達できないことがある。この場合、現フレーム $FR(k)$ において、前々回から前回へ十分に階調遷移できたと見なして階調遷移を強調すると、適切に階調遷移を強調できず、白光りや黒沈みが発生する虞れがある。

【0065】

例えば、図4中、実線で示すように、前々回から今回への階調遷移がディケイ→ライズの場合、図中、破線で示すように、前々回から前回への階調遷移が十分

ではなく、前フレーム $FR(k-1)$ の開始時点における輝度レベルが十分に低下していないにも拘わらず、現フレーム $FR(k)$ において、十分に階調遷移した場合（図中、一点鎖線）と同様に画素を駆動すると、階調遷移を強調し過ぎて、白光りが発生してしまう。

【0066】

また、図5中、実線で示すように、前々回から今回への階調遷移がライズ→デイクイの場合、図中、破線で示すように、前々回から前回への階調遷移が十分ではなく、前フレーム $FR(k-1)$ の開始時点における輝度レベルが十分に上昇していないにも拘わらず、現フレーム $FR(k)$ において、十分に階調遷移した場合（図中、一点鎖線）と同様に画素を駆動すると、階調遷移を強調し過ぎて、黒沈みが発生してしまう。

【0067】

上記白光りや黒沈みが発生すると、これらの階調は、前回の階調から今回の階調までの範囲から外れた階調なので、ユーザの目につきやすく、画像表示装置の表示品質を大幅に低下させる。特に、白光りが発生した場合は、発生期間が一瞬であっても、ユーザの目につきやすいため、特に表示品質を低下させてしまう。

【0068】

これに対して、本実施形態に係る前フレーム階調補正回路34は、補正前の上記両映像データ $D00(i, j, k-2)$ および $D00(i, j, k-1)$ に基づいて、前々フレームから前フレームへの階調遷移によって画素 $PIX(i, j)$ が到達した階調を予測し、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ を予測値 $D0a(i, j, k-1)$ に変更する。この結果、白光りおよび黒沈みの発生を防止でき、画像表示装置1の表示品質を向上できる。

【0069】

また、フレームメモリ31は、補正前の映像データ $D(i, j, k)$ を記憶しているので、図11に示す表示装置101とは異なり、補正時に誤差が発生しても、当該誤差が時間の経過と共に蓄積されることはない。したがって、白光りおよび黒沈みの発生を防止できる程度に、予測演算の精度を低下させたとしても、上記画像表示装置101と異なり、各画素 PIX の階調制御が発散したり、振動したり

することがない。この結果、上記画像表示装置 101 よりも小さな回路規模で、白光大および黒沈みの発生を防止可能な画像表示装置 1 を実現できる。

【0070】

より詳細には、本実施形態に係る前フレーム階調補正回路 34 は、図 1 に示すように、前回の階調と今回の階調との組み合わせ、それぞれについて、当該組み合わせの映像データが変調処理部 33 に入力された場合に、画素 $P I X(i, j)$ が次の映像データによって駆動される時点で到達している階調（到達階調）を記録した $L U T$ (Look Up Table) 41 を備えている。さらに、本実施形態では、 $L U T$ 41 に必要な記憶容量を削減するために、上記 $L U T$ 41 が記憶している到達階調は、全ての階調同士の組み合わせの到達階調ではなく、予め定められた組み合わせに制限されており、前フレーム階調補正回路 34 には、 $L U T$ 41 に記憶された各組み合わせに対応する到達階調を補間して、上記両映像データ $D 00(i, j, k-2)$ および映像データ $D 0(i, j, k-1)$ の組み合わせに対応する到達階調を算出し、予測値 $D 0 a(i, j, k-1)$ として当該算出結果を出力する演算回路 42 が設けられている。

【0071】

また、本実施形態では、フレームメモリ 31 に必要な記憶容量を削減するために、制御回路 32 は、現フレーム $F R(k)$ の映像データ $D(i, j, k)$ のデータ深度を小さくした後で、フレームメモリ 31 に記憶し、次のフレーム $F R(k+1)$ において、前フレーム $F R(k)$ の映像データ $D 0(i, j, k)$ として出力させる。また、制御回路 32 は、前フレーム $F R(k-1)$ の映像データ $D 0(i, j, k-1)$ のデータ深度をさらに小さくした後で、フレームメモリ 31 に記憶し、次のフレーム $F R(k+1)$ において、前々フレーム $F R(k-1)$ の映像データ $D 00(i, j, k-1)$ として出力させている。

【0072】

一例として、本実施形態では、前々フレーム $F R(k-2)$ の映像データ $D 00(i, j, k-2)$ のデータ深度、および、前フレーム $F R(k-1)$ の映像データ $D 0(i, j, k-1)$ のデータ深度は、4 ビットおよび 6 ビットに設定されている。この場合は、 R 、 G および B のそれぞれを記憶したとしても、30 ビットですむ。したがって

、汎用のメモリ（データビットの幅が 2^n に設定されているメモリ）を使用した場合、前々フレームFR(k-2)の映像データD00(i,j,k-2)も記憶しているにも拘わらず、前フレームFR(k-1)の映像データD0(i,j,k-1)を記憶するときと同じ記憶容量のメモリを使用できる。

【0073】

また、本実施形態では、図6に示すように、上記階調の組み合わせで表現される領域を 8×8 の計算エリアに分けており、LUT41は、図7に示すように、各計算エリアの4隅となる点（ 9×9 の点）について、到達階調を記憶している。なお、図6および図7では、縦軸がスタート階調（前々フレームの階調）、横軸がエンド階調（前フレームの階調）を示しており、右方および下方になる程、階調が大きくなっている。さらに、図6および図7では、階調がそれぞれ256階調の場合を示しているので、32階調おきに到達階調が記憶されている。

【0074】

ここで、図7は、画素PIX(i,j)として、垂直配向モードかつノーマリブラックモードの液晶素子を採用した場合の数値例を示している。この液晶素子は、ディケイの階調遷移に対する応答速度がライズの場合に比べて遅く、階調遷移を強調するように変調して駆動したとしても、前々回から前回へのディケイの階調遷移において、実際の階調遷移と、所望の階調遷移とに差が発生しやすい。したがって、到達すべき階調(E)よりも実際の到達値が大幅に大きくなっている領域 $\alpha 1$ は、到達すべき階調よりも到達値が大幅に小さくなっている領域 $\alpha 2$ と比較して広がっている。なお、各領域 $\alpha 1 \cdot \alpha 2$ は、前フレーム階調補正回路34が補正せず、変調処理部33が前フレームFR(k-1)の映像データD(i,j,k-1)に基づいて現フレームFR(k)の映像データD(i,j,k)を補正するとユーザに視認される程度に、映像データD(i,j,k)と実際の階調とが相違する領域である。

【0075】

さらに、演算回路42は、上記両映像データD00(i,j,k-2)および映像データD0(i,j,k-1)の組み合わせ(S,E)が入力されたとき、当該組み合わせが、上記計算エリアのいずれに属しているかを特定する。

【0076】

さらに、演算回路42は、当該計算エリアの4隅の到達階調を、左上隅、右上隅、右下隅、左下隅の順に、それぞれ、A、B、C、Dとし、当該計算エリアの広さを $Y \times X$ 、左上隅の組み合わせ (S_0, E_0) と上記両組み合わせ (S, E) との差を $(1, 1)$ に正規化した値を $(\Delta y, \Delta x) = ((S - S_0) / Y, (E - E_0) / X)$ とすると、演算回路42は、 $\Delta x \geq \Delta y$ の場合、LUT41から、上記各到達階調A、BおよびCを読み出し、以下の式(1)に示すように、

$$D0a(i, j, k-1) = A + \Delta x \cdot (B - A) + \Delta y \cdot (C - B) \quad \dots (1)$$

$D0a(i, j, k-1)$ を算出する。

【0077】

また、 $\Delta x < \Delta y$ の場合、演算回路42は、LUT41から上記各到達階調A、CおよびDを読み出し、以下の式(2)に示すように、

$$D0a(i, j, k-1) = C + \Delta x \cdot (C - D) + (1 - \Delta y) \cdot (D - A) \quad \dots (2)$$

$D0a(i, j, k-1)$ を算出する。

【0078】

例えば、図6および図7の例では、 (S, E) が $(144, 48)$ の場合、 $(128, 32)$ 、 $(128, 64)$ 、 $(160, 64)$ および $(160, 32)$ で囲まれた計算エリアが特定され、補正後の前フレームFR(k-1)の映像データ $D0a(i, j, k-1)$ が60となる。したがって、前フレームFR(k-1)の映像データ $D(i, j, k) = 48$ に基づいて、変調処理部33が現フレームFR(k)の映像データ $D(i, j, k)$ を補正する場合と異なり、補正後の映像データ $D0a(i, j, k-1) = 60$ に基づいて、映像データ $D(i, j, k)$ を補正するので、白光りの発生を防止できる。

【0079】

なお、上記では、LUT41が記憶している到達階調のデータ深度(ビット幅)が、映像データ $D(i, j, k)$ と同一の値(8ビット)の場合を例にして説明したが、LUT41の記憶容量削減が強く求められる場合には、上記LUT41に記憶する各到達階調のデータ深度(ビット幅)を、上記前々フレームFR(k-2)の

映像データ $D00(i, j, k-2)$ のデータ深度、および、前フレーム $FR(k-1)$ の映像データ $D0(i, j, k-1)$ のデータ深度のうちの大きくない方と一致するように設定することが望まれる。

【0080】

当該構成であっても、前々回および前回の映像データを用いた演算の有効数字と同じビット幅、すなわち、短い方のビット幅に設定されている。したがって、演算精度を落とさない範囲で、 $LUT41$ に必要な記憶容量を最も削減できる。

【0081】

〔第2の実施形態〕

ところで、上記では、前フレーム階調補正回路 34 が前フレーム映像信号 $DAT0$ を常時補正する場合を例にして説明した。これに対して、本実施形態に係る変調駆動処理部 21a では、前フレーム階調補正回路 34 による予測値 $D0a(i, j, k-1)$ と前フレーム $FR(k-1)$ の映像データ $D0(i, j, k-1)$ との差（絶対値）が予め定められた閾値以上の場合、前フレーム階調補正回路 34a が予測値 $D0a(i, j, k-1)$ を出力し、それ以外の場合には、前フレーム階調補正回路 34a が前フレーム映像信号 $DAT0$ を、そのまま出力している。

【0082】

本実施形態では、各映像データ $D(i, j, k)$ の階調が 8 ビットの場合の一例として、上記閾値が 4 階調程度に設定されている。なお、予測精度を下げる要因としては、例えば量子化ノイズなど、種々の要因が存在するので、これらの影響に応じて、上記閾値は、4 ～ 16 程度に設定してもよい。

【0083】

ここで、予測値と目的値（ $D0(i, j, k-1)$ ）との差が小さい場合は、両者の差が大きい場合と比較して、前フレーム $FR(k-1)$ において、画素 $PIX(i, j)$ の階調は、前フレーム $FR(k-1)$ の映像データ $D0(i, j, k-1)$ が示す階調に十分近づいている。したがって、前フレーム階調補正回路 34a が補正せず、変調処理部 33 が上記映像データ $D0(i, j, k-1)$ に基づいて、現フレーム $FR(k)$ の映像データ $D(i, j, k)$ を補正したとしても、白光りや黒沈みが発生する虞れが少なく、仮に発生したとしても、白光りや黒沈みの程度は小さい。また、予測値と目的

値との差が小さい場合は、両者の差が大きい場合よりも、予測時の誤差の相対的な大きさが大きくなる。したがって、変調処理部 33 によって階調遷移が強調されると、予測時の誤差による階調の変化がユーザに視認されやすい。

【0084】

これに対して、予測値と目的値 ($D_0(i, j, k-1)$) との差が大きい場合は、前フレーム映像信号 DAT_0 を補正しないと白光りや黒沈みが発生しやすい。また、予測時の相対的な誤差が小さいため、前フレーム映像信号 DAT_0 を補正しても、予測時の誤差に起因する階調の変化がユーザに視認されにくい。

【0085】

本実施形態では、予測値と目的値 ($D_0(i, j, k-1)$) との差が閾値よりも小さい場合、すなわち、前フレーム映像信号 DAT_0 を補正しなくても、白光りや黒沈みが発生しにくく、しかも、前フレーム映像信号 DAT_0 を補正すると、予測時に誤差が発生した場合に表示品質を低下させやすい場合に、前フレーム階調補正回路 34a は、前フレーム映像信号 DAT_0 を補正せず、前フレーム映像信号 DAT_0 を補正しないと、白光りや黒沈みが発生する場合にのみ、前フレーム映像信号 DAT_0 を補正する。この結果、予測時の誤差に起因する表示品質の低下を抑制しながら、白光りや黒沈みの発生を防止できる。

【0086】

〔第3の実施形態〕

第2の実施形態では、予測値と目的値との差に基づいて、前フレーム階調補正回路 34a が補正の要否を判定する構成について説明したが、本実施形態では、LUT に予め補正の要否を示す情報を書き込んでおき、前フレーム階調補正回路が当該情報を参照して、補正の要否を判定する構成について説明する。

【0087】

すなわち、本実施形態に係る LUT 41b では、図 8 に示すように、各領域 $\alpha_1 \cdot \alpha_2$ 、すなわち、前フレーム階調補正回路 34 が補正せず、変調処理部 33 が前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ に基づいて現フレーム $FR(k)$ の映像データ $D(i, j, k)$ を補正するとユーザに視認される程度に、映像データ $D(i, j, k)$ と実際の階調とが相違する領域では、図 7 と同様の値が記憶されてい

るが、残余の領域 $\alpha 3$ には、目標値 (E) 自体が記憶されている。

【0088】

一方、本実施形態に係る演算回路 42b は、上記両映像データ D00(i, j, k-2) および映像データ D0(i, j, k-1) の組み合わせ (S, E) が入力され、当該組み合わせ (S, E) が、上記計算エリアのいずれに属しているかが特定されると、当該計算エリアの四隅の到達階調 A~D のうち、予め定められた到達階調を読み出し、当該到達階調が計算エリアの境界の階調と一致しているか否かを判定して、到達階調として目標値が記録されているか否か、すなわち、上記領域 $\alpha 3$ か否かを判定する。さらに、領域 $\alpha 3$ に属していると判定したときに、演算回路 42b は、前フレーム映像信号 DAT0 を補正せず、領域 $\alpha 1$ および $\alpha 2$ に属していると判断したときにのみ、演算回路 42b は、前フレーム映像信号 DAT0 を補正する。

【0089】

したがって、第2の実施形態と同様に、白光りや黒沈みが発生せず、予測時の誤差に起因する表示品質の低下が見込まれる場合には、前フレーム映像信号 DAT0 を補正せず、白光りや黒沈みが発生する場合にのみ、前フレーム映像信号 DAT0 を補正できる。

【0090】

〔第4の実施形態〕

本実施形態では、温度に応じて、前フレーム階調補正回路による補正処理を変更する構成について説明する。なお、上記第1ないし第3の実施形態のいずれにも適用できるが、以下では、第3の実施形態に適用した場合について説明する。

【0091】

すなわち、本実施形態に係る変調駆動処理部 21c には、図9に示すように、第3の実施形態の構成に加えて、画素 PIX の温度を検出する温度センサ 35 が設けられており、前フレーム階調補正回路 34c は、ある前々フレームの映像データ D00 および前フレームの映像データ D0 の組み合わせが入力された場合に、映像データ D0 を補正すべきか否かと補正後の映像データ D0a とを、温度センサ 35 が検出した温度によって変更する。

【0092】

具体的には、本実施形態に係る前フレーム階調補正回路34cには、予め定められた各温度範囲にそれぞれ対応する複数のLUT41cが設けられている。各LUT41cには、それぞれに対応する温度範囲における到達値がLUT41と同様に記憶されている。

【0093】

一方、前フレーム階調補正回路34cの演算回路42cは、温度センサ35からの温度情報に応じて、各LUT41cの中から、補間演算時に参照するLUT41cを選択する。なお、当該演算回路42cおよび後述の演算回路42eが特許請求の範囲に記載の制御手段に対応する。

【0094】

ここで、例えば、画素PIXとして液晶素子を採用した場合、液晶素子の応答速度が温度によって変化する。このように、応答速度が温度によって変化する画素PIXを採用した場合、前フレーム階調補正回路34cが補正しなかったときに、変調処理部33による現フレームの映像データDの補正によって、白光りや黒沈みが発生するか否かが変化する。

【0095】

ところが、上記構成では、温度によって画素PIXの応答速度が変化して、白光りや黒沈みを防止するために必要な補正処理が変化したとしても、前フレーム階調補正回路34cが、現在の画素PIXの温度に応じて、前フレーム映像信号DAT0を補正できるので、温度に拘らず、白光りや黒沈みの発生を防止することができる。

【0096】

さらに、本実施形態に係る前フレーム階調補正回路34cは、温度が上昇して、予め定められた温度範囲になると、前フレーム映像信号DAT0の補正を停止する。したがって、温度が上昇して、画素PIX(i, j)が十分な速度で応答できるようになり、応答不足に起因する白光りや黒沈みが発生しなくなると、変調処理部33は、補正前の前フレーム映像信号DAT0と現フレームの映像信号DATとに基づいて、前フレームから現フレームへの階調遷移を強調するように、現

フレームの映像信号DATを補正する。

【0097】

この結果、以下の現象、すなわち、応答不足に起因する白光りや黒沈みが発生しない温度であるにも拘わらず、前フレーム階調補正回路34cによって階調遷移が抑制されるという現象が発生せず、画像表示装置1の応答速度低下を防止できる。

【0098】

なお、上記では、LUT41cを切り換える場合を例にして説明したが、温度方向の変化に対しても、到達値は、単調に変化するので、演算回路42cが、現在の温度に最も近い2つのLUT41cから、それぞれの温度での到達値を読み出し、両到達値間を補間して、現在の温度での到達値を算出してもよい。当該構成では、LUT41cの数が少なくても、より高精度に白光りおよび黒沈みの発生を防止できる。

【0099】

〔第5の実施形態〕

本実施形態では、温度に応じて、フレームメモリ31に記憶する前々フレームの映像データD00(i,j,k-2)のビット幅および前フレームの映像データD0(i,j,k-1)のビット幅を変更する構成について説明する。なお、上記第1ないし第4の実施形態のいずれにも適用できるが、以下では、第4の実施形態に適用した場合について説明する。

【0100】

すなわち、本実施形態に係る変調駆動処理部21dでは、図9に示すように、制御回路32dが温度センサ35の検出結果に応じて、フレームメモリ31に記憶する前々フレームの映像データD00(i,j,k-2)のビット幅および前フレームの映像データD0(i,j,k-1)のビット幅を変更し、より低い温度範囲になるに従って、前々フレームの映像データD00(i,j,k-2)のビット幅を拡大すると共に、ビット幅の増大分だけ、前フレームの映像データD0(i,j,k-1)のビット幅を縮小している。

【0101】

ここで、フレームメモリ 31 の記憶容量を削減するために、フレームメモリ 31 に記憶されている上記両映像データ $D00(i, j, k-2)$ および $D0(i, j, k-1)$ のビット幅の合計は、予め定められたビット幅（例えば、10ビット）に制限されており、各映像データ $D00(i, j, k-2)$ および $D0(i, j, k-1)$ のビット幅は、最も的確に前フレームの映像データ $D0(i, j, k-1)$ を補正できるように設定されている。一方、画素 $P1X(i, j)$ の応答速度が遅くなるに従って、前々フレームから前フレームへの階調遷移によって、画素 $P1X(i, j)$ が到達する階調は、前々フレームの映像データの影響を受けやすくなるので、温度が変化すると、各映像データ $D00(i, j, k-2)$ および $D0(i, j, k-1)$ のビット幅の最適な割り当ても変化してしまう。

【0102】

本実施形態に係る前フレーム階調補正回路 34d は、温度によって画素 $P1X$ の応答速度が変化して、最適なビット割り当てが変化すると、現在の画素 $P1X$ の温度に応じて、両映像データ $D00(i, j, k-2)$ および $D0(i, j, k-1)$ のビット幅の割り当てを変更し、より低い温度範囲になるに従って、前々フレームの映像データ $D00(i, j, k-2)$ のビット幅を拡大する。この結果、温度変化に拘らず、それぞれのビット幅の割り当てを適切な状態に保つことができ、映像データ $D0(i, j, k-1)$ をより高精度に補正できる。したがって、よりの確に白光りや黒沈みの発生を防止できる。

【0103】

例えば、前々および前フレームの映像データのビット幅の合計値が上述の数値例のように、10ビットとすると、通常の温度範囲では、前々フレームの映像データ $D00(i, j, k-2)$ のビット幅が3ビットに設定され、それよりも高い温度になると、2ビットに、それよりも低い温度になると、4ビットに変更される。

【0104】

なお、演算回路 42c (42~42b) が LUT 41c (41・41b) を参照して、補正後の映像データ $D0a$ を生成する構成であって、しかも、LUT の記憶容量削減が強く求められた結果、映像データ $D00$ のビット幅が最も小さいときに、上述の式 (1) および (2) に記載の Δy を算出できない場合、演算回

路 4 2 は、計算エリア 4 隅の到達値 A～D のうち、より低い映像データ $D00(i, j, k-2)$ に対応する 2 隅 (C および D) に基づいて、補正後の映像データ $D0a(i, j, k-1)$ を算出する方が望ましい。また、映像データ $D00$ のビット幅が不足して、計算エリアを特定できない場合は、映像データ $D00$ に対応する複数の計算エリアの各 4 隅の到達値 A～D のうち、最も低い映像データ $D00(i, j, k-2)$ に対応する 2 隅に基づいて、補正後の映像データ $D0a(i, j, k-1)$ を算出する方が望ましい。

【0105】

例えば、図 7 および図 8 に示すように、上記両映像データ $D00(i, j, k-2)$ および映像データ $D0(i, j, k-1)$ の組み合わせ (S, E) が 8×8 の計算エリアに分けられており、各計算エリアの 4 隅の到達値が LUT 41c に記憶されている場合、映像データ $D00(i, j, k-2)$ のビット幅が 3 ビットにまで低下すると、計算エリアを特定できるが、 Δy を算出できない (常に 0 になる)。この場合、演算回路 42c は、4 隅の到達値 A～D のうち、C および D に基づいて、補正後の映像データ $D0a(i, j, k-1)$ を算出する。また、ビット幅が 2 ビットになると、計算エリア自体を特定できず、例えば、 $(S-E) = (128, 48)$ は、 $(128, 32)$ 、 $(128, 64)$ 、 $(160, 64)$ および $(160, 32)$ で囲まれた計算エリアと、 $(160, 32)$ 、 $(160, 64)$ 、 $(192, 64)$ および $(192, 32)$ で囲まれた計算エリアとの双方に対応してしまう。この場合、演算回路 42c は、これら 4 隅の到達値のうち、 $(192, 64)$ および $(192, 32)$ に基づいて、補正後の映像データ $D0a(i, j, k-1)$ を算出する。

【0106】

ここで、LUT 41c に記憶された到達値では、より低い映像データ $D00$ に対応する到達値の方が、より低くなっている。また、補正後の映像データ $D0a(i, j, k-1)$ を大きくし過ぎて発生する白光りの方が、小さくし過ぎて発生する黒沈みよりも、ユーザの目につきやすい。

【0107】

したがって、上記演算回路 42c が、より低い映像データ $D00(i, j, k-2)$ に

対応する 2 隅 (C および D) に基づいて、補正後の映像データ $D0a(i, j, k-1)$ を算出することによって、より表示品位低下が目立ちにくい画像表示装置 1 を実現できる。

【0108】

〔第 6 の実施形態〕

ところで、上記各実施形態では、LUT41 (41b・41c) に到達値が記憶されている場合を例にして説明したが、これに限るものではない。上述したように、白光りの発生が最も表示品質を低下させやすいので、白光りの発生を確実に防止できるように、LUT41 に到達値よりも大きな階調が記述されており、前フレーム階調補正回路 34 (34a～34d) は、前フレーム映像信号 DAT0 の補正が必要な場合に、到達値よりも大きな階調に補正してもよい。

【0109】

当該構成では、到達値を記述する場合よりも前フレームから現フレームへの階調遷移強調を抑えることができるので、白光りの発生を確実に防止できる。

【0110】

さらに、前フレーム階調補正回路による補正処理を映像の種類に応じて変更してもよい。なお、上記第 1 ないし第 5 の実施形態のいずれにも適用できるが、以下では、第 3 の実施形態に適用した場合について説明する。

【0111】

具体的には、本実施形態に係る変調駆動処理部 21e には、図 10 に示すように、第 3 の実施形態の構成に加えて、映像の種類を判定する判定回路 36 が設けられており、前フレーム階調補正回路 34e は、ある前々フレームの映像データ D00 および前フレームの映像データ D0 の組み合わせが入力された場合に、映像データ D0 を補正すべきか否かと補正後の映像データ D0a とを、判定回路 36 による判定結果によって変更する。

【0112】

具体的には、本実施形態に係る前フレーム階調補正回路 34e には、予め定められた各温度範囲にそれぞれ対応する複数の LUT41e が設けられている。各 LUT41e には、それぞれに対応する種類の映像が入力された場合の到達値が

L U T 4 1 と同様に記憶されている。一方、前フレーム階調補正回路 3 4 e の演算回路 4 2 e は、判定回路 3 6 からの温度情報に応じて、各 L U T 4 1 eの中から、補間演算時に参照する L U T 4 1 e を選択する。

【 0 1 1 3 】

ここで、上述したように、前フレーム階調補正回路 3 4 e は、前フレーム映像信号 D A T 0 の補正が必要な場合に、到達値よりも大きな階調に補正する場合、補正值を到達値よりも大きくし過ぎると、白光りの発生を確実に防止できる一方で、応答速度が低下してしまう。したがって、補正值と到達値との差は、応答速度低下が目立たない範囲で、白光りの発生を抑制できるように設定されている。ところが、両者の差の適切な値は、映像の種類によっても異なるため、両者の差が固定されている場合、多くの種類の映像が入力される場合には、全ての種類の映像で適切な値に設定することが難しい。

【 0 1 1 4 】

これに対して、本実施形態に係る変調駆動処理部 2 1 e では、補正值と到達値との差が映像の種類に応じて変更される。したがって、例えば、動きのはやい映像と動きの遅い映像となど、いずれの種類の映像が入力される場合であっても、応答速度低下が目立たない範囲で、白光りの発生を抑制できる。

【 0 1 1 5 】

さらに、本実施形態に係る前フレーム階調補正回路 3 4 e は、映像の種類が動きの遅い映像であることを示しており、前フレーム階調補正回路 3 4 e が前フレーム映像信号 D A T 0 を補正しなくても、応答不足に起因する白光りや黒沈みが発生しないと見込まれる場合、前フレーム映像信号 D A T 0 の補正を停止する。この結果、以下の現象、すなわち、動きが遅く、応答不足に起因する白光りや黒沈みが発生しないような映像を表示しているにも拘わらず、前フレーム階調補正回路 3 4 e によって階調遷移が抑制されるという現象が発生せず、画像表示装置 1 の応答速度低下を防止できる。

【 0 1 1 6 】

〔第 7 の実施形態〕

本実施形態では、映像の種類に応じて、フレームメモリ 3 1 に記憶する前々フ

フレームの映像データ $D00(i, j, k-2)$ のビット幅および前フレームの映像データ $D0(i, j, k-1)$ のビット幅を変更する構成について説明する。なお、上記第 1 ないし第 6 の実施形態のいずれにも適用できるが、以下では、第 4 の実施形態に適用した場合について説明する。

【0117】

すなわち、本実施形態に係る変調駆動処理部 21f では、図 10 に示すように、制御回路 32f が判定回路 36 の検出結果に応じて、フレームメモリ 31 に記憶する前々フレームの映像データ $D00(i, j, k-2)$ のビット幅および前フレームの映像データ $D0(i, j, k-1)$ のビット幅を変更し、映像の種類がより動きの速い映像の場合は、前々フレームの映像データ $D00(i, j, k-2)$ のビット幅をより拡大すると共に、ビット幅の増大分だけ、前フレームの映像データ $D0(i, j, k-1)$ のビット幅を縮小している。

【0118】

ここで、フレームメモリ 31 の記憶容量を削減するために、フレームメモリ 31 に記憶されている上記両映像データ $D00(i, j, k-2)$ および $D0(i, j, k-1)$ のビット幅の合計は、予め定められたビット幅（例えば、10 ビット）に制限されており、各映像データ $D00(i, j, k-2)$ および $D0(i, j, k-1)$ のビット幅は、最も的確に前フレームの映像データ $D0(i, j, k-1)$ を補正できるように設定されている。一方、前々フレームから前フレームへの階調遷移によって、画素 $PIX(i, j)$ が到達する階調は、動きの速い映像が入力される場合の方が、前々フレームの映像データの影響を受けやすい。したがって、映像の種類が変化して、期待される動きの速さが変化すると、各映像データ $D00(i, j, k-2)$ および $D0(i, j, k-1)$ のビット幅の最適な割り当ても変化してしまう。

【0119】

本実施形態に係る前フレーム階調補正回路 34f は、映像の種類が変化して、最適なビット割り当てが変化すると、現在の映像の種類に応じて、両映像データ $D00(i, j, k-2)$ および $D0(i, j, k-1)$ のビット幅の割り当てを変更し、映像の種類がより動きの速い映像の場合は、前々フレームの映像データ $D00(i, j, k-2)$ のビット幅を拡大する。この結果、映像の種類に拘らず、それぞれのビット幅

の割り当てを適切な状態に保つことができ、映像データ $D0(i, j, k-1)$ をより高精度に補正できる。したがって、よりの確に白光りや黒沈みの発生を防止できる。

【0120】

なお、上記各実施形態では、垂直配向モードかつノーマリブラックモードの液晶セルを表示素子として用いた場合を例にして説明したが、これに限るものではない。応答速度が遅く、階調遷移を強調するように変調して駆動したとしても、前々回から前回への階調遷移において、実際の階調遷移と、所望の階調遷移とに差が発生する表示素子であれば、略同様の効果が得られる。

【0121】

ただし、垂直配向モードかつノーマリブラックモードの液晶セルは、ディケイの階調遷移に対する応答速度がライズの場合に比べて遅く、階調遷移を強調するように変調して駆動したとしても、前々回から前回へのディケイの階調遷移において、実際の階調遷移と、所望の階調遷移とに差が発生しやすく、白光りが発生しやすい。したがって、上記実施形態の構成によって、白光りの発生を防止すると特に好適である。

【0122】

また、上記各実施形態では、変調駆動処理部を構成する各部材がハードウェアのみで実現されている場合を例にして説明したが、これに限るものではない。各部材の全部または一部を、上述した機能を実現するためのプログラムと、そのプログラムを実行するハードウェア（コンピュータ）との組み合わせで実現してもよい。一例として、画像表示装置 1 に接続されたコンピュータが、画像表示装置 1 を駆動する際に使用されるデバイスドライバとして、変調駆動処理部（21～21f）を、実現してもよい。また、画像表示装置 1 に内蔵あるいは外付けされる変換基板として、変調駆動処理部が実現され、ファームウェアなどのプログラムの書き換えによって、当該変調駆動処理部を実現する回路の動作を変更できる場合には、当該ソフトウェアを配布して、当該回路の動作を変更することによって、当該回路を、上記各実施形態の変調駆動処理部として動作させてもよい。

【0123】

これらの場合は、上述した機能を実行可能なハードウェアが用意されていれば、当該ハードウェアに、上記プログラムを実行させるだけで、上記各実施形態に係る変調駆動処理部を実現できる。

【0124】

【発明の効果】

本発明に係る表示装置の駆動方法は、以上のように、前回の映像データを参照して、前回から今回への階調遷移を強調するように、今回の映像データを補正し、画素へ供給する第1補正工程を含む表示装置の駆動方法において、上記第1補正工程にて補正される前の今回の映像データを次回まで記憶する前回データ記憶工程と、前回の映像データを次回まで記憶する前々回データ記憶工程と、上記両データ記憶工程で記憶された前々回および前回の映像データの組み合わせが予め定められた組み合わせの場合、上記第1補正工程にて参照される前回の映像データを、前々回の映像データに近づくように補正する第2補正工程とを含んでいる構成である。

【0125】

上記構成では、第1補正工程にて通常と同様の補正が行われると、白光りや黒沈みが発生する場合であっても、第1補正工程での補正量を抑えることによって、当該現象の発生を抑制でき、表示装置の表示品質を向上できる。一方、上記両データ記憶工程が第1補正工程にて補正される前の映像データを記憶しているので、補正後の映像データを記憶する構成とは異なり、第1補正工程での補正に起因する誤差が重畳、累積されることがない。したがって、比較的小さな回路規模で、表示品質のよい表示装置を実現できるという効果を奏する。

【0126】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記両データ記憶工程にて記憶される前々回および前回の映像データのビット幅の合計は、今回の映像データのビット幅の2倍よりも小さな設定値に設定され、上記前々回データ記憶工程にて記憶される前々回の映像データのビット幅は、上記前回データ記憶工程にて記憶される前回の映像データのビット幅以下に設定されていると共に、上記両データ記憶工程のうちの少なくとも一方は、上記前々回およ

び前回の映像データのビット幅の合計値が上記設定値になるように、ビット幅を制限して記憶する構成である。

【0127】

当該構成では、各記憶工程にて記憶される映像データのビット幅が制限されている。したがって、全てを記憶する場合よりも回路規模を縮小できるという効果を奏する。

【0128】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、映像の種類および温度の少なくとも一方に応じて、上記設定値のうち、前々回の映像データのビット幅が占める割合を変更する構成である。

【0129】

当該構成では、映像の種類および温度の少なくとも一方に応じて、上記設定値のうち、前々回の映像データのビット幅が占める割合が変更されるので、映像の種類や温度に拘わらず、上記割合を適切な値に保ち続けることができる。この結果、表示装置の表示品質を高いレベルに維持し続けることができるという効果を奏する。

【0130】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記第1補正工程は、補正後の上記前回の映像データと補正前の上記前回の映像データとの差が予め定める閾値よりも小さい場合、補正前の前回の映像データを参照して、今回の映像データを補正する構成である。

【0131】

当該構成では、補正後の上記前回の映像データと補正前の上記前回の映像データとの差が予め定める閾値よりも小さい場合、すなわち、前回の映像データを補正しなくても、白光大りや黒沈みが発生しにくく、しかも、前回の映像データを補正すると、補正時に誤差が発生した場合に表示品質を低下させやすい場合、今回の映像データは、補正後の前回の映像データではなく、補正前の前回の映像データを参照して補正される。この結果、第2補正工程での補正の誤差に起因する表示品質の低下を抑制しながら、白光大りや黒沈みの発生を防止できるという効果を

奏する。

【0 1 3 2】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記第2補正工程は、前々回の映像データと前回の映像データとの組み合わせが予め定められた組み合わせの場合にのみ、前回の映像データを補正する構成である。

【0 1 3 3】

当該構成では、白光りや黒沈みが発生する可能性が高いと予測された組み合わせの場合にのみ、前回の映像データを補正できるので、第2補正工程での補正の誤差に起因する表示品質の低下を抑制しながら、白光りや黒沈みの発生を防止できるという効果を奏する。

【0 1 3 4】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記第2補正工程は、温度に応じて、上記補正する組み合わせと予め定められた組み合わせ、および、補正量の少なくとも一方を変更する構成である。

【0 1 3 5】

ここで、温度が変化すると、画素の応答速度が変化するので、白光りや黒沈みの発生が予測される組み合わせや、適切な補正量が変わるので、上記構成では、温度に応じて、上記補正する組み合わせと予め定められた組み合わせ、および、補正量の少なくとも一方を変更するので、温度に拘わらず、白光りや黒沈みの発生を的確に防止でき、表示装置の表示品質を高いレベルに維持し続けることができるという効果を奏する。

【0 1 3 6】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、映像の種類および温度の少なくとも一方が予め定める条件を満たしている場合、上記第2補正工程による補正を停止する構成である。

【0 1 3 7】

当該構成では、映像の種類および温度の少なくとも一方が予め定める条件を満たしている場合、上記第2補正工程による補正を停止する。したがって、白光りや黒沈みの発生を防止できるにも拘わらず、白光りや黒沈みが発生しないと見込

まれる場合の応答速度低下を防止できるという効果を奏する。

【0138】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記第2補正工程では、前々回から前回への階調遷移が階調を低下させる階調遷移の場合、当該階調遷移により画素が到達したと予測される階調よりも大きな階調を示すように、前回の映像データを補正する構成である。

【0139】

当該構成では、前々回から前回への階調遷移が階調を低下させる階調遷移の場合、予測される到達階調よりも大きな階調を示すように、前回の映像データが補正されるので、予測値と実際の階調との間にズレが発生しても、白光りの発生を防止できる。このように、白光りと黒沈みとのうち、表示品質の低下を招きやすい白光りの発生を防止することによって、予測値と実際の階調との間にズレが発生しても、表示品質の低下を抑えることができるという効果を奏する。

【0140】

本発明に係る表示装置は、以上のように、前回の映像データを参照して、前回から今回への階調遷移を強調するように、今回の映像データを補正し、画素へ供給する第1補正手段を有する表示装置において、上記第1補正手段が補正する前の、今回の映像データと、前回の映像データとを次回まで記憶する記憶手段と、上記記憶手段が記憶した前々回および前回の映像データの組み合わせが予め定められた組み合わせの場合、上記第1補正手段が参照する前回の映像データを、前々回の映像データに近づくように補正する第2補正手段とを含んでいる構成である。

【0141】

当該構成の表示装置は、上述の表示装置の駆動方法によって画素を駆動できる。したがって、当該表示装置の駆動方法と同様に、比較的小さな回路規模で、表示品質のよい表示装置を実現できるという効果を奏する。

【0142】

本発明に係る表示装置は、以上のように、上記構成に加えて、上記第2補正手段は、前々回および前回の映像データの各組み合わせに対応して、補正後の前回

の映像データが記憶されたルックアップテーブルを備えており、上記ルックアップテーブルに記述された前回の映像データのビット幅は、上記前々回および前回の映像データのビット幅のうちの短い方に設定されている構成である。

【0143】

当該構成では、上記ルックアップテーブルに記述された前回の映像データのビット幅は、前々回および前回の映像データを用いた演算の有効数字と同じビット幅、すなわち、短い方のビット幅に設定されている。したがって、演算精度を落とさない範囲で、ルックアップテーブルに必要な記憶容量を最も削減できるという効果を奏する。

【0144】

本発明に係る表示装置は、以上のように、上記構成に加えて、上記第2補正手段は、前々回および前回の映像データの各組み合わせに対応して、当該組み合わせが上記予め定められた組み合わせの場合は、補正後の前回の映像データが記憶され、それ以外の場合は、前回の映像データ自体が記憶されたルックアップテーブルを備えている構成である。

【0145】

当該構成では、当該組み合わせが上記予め定められた組み合わせ以外の場合は、前回の映像データ自体が記憶されているので、当該ルックアップテーブルを参照して、前回の映像データを補正することによって、上記組み合わせ以外の場合は、前回の映像データの補正を停止することができる。この結果、上記組み合わせか否かを判定するためのテーブルを別途設ける場合よりも、簡単な回路構成によって、第2補正工程での補正の誤差に起因する表示品質の低下を抑制しながら、白光りや黒沈みの発生を防止できるという効果を奏する。

【0146】

本発明に係る表示装置は、以上のように、上記構成に加えて、上記第2補正手段は、予め定められた温度範囲毎に設けられ、前々回および前回の映像データの各組み合わせに対応して、補正後の前回の映像データが記憶されたルックアップテーブルと、当該ルックアップテーブルの中から、前回の映像データの補正に使用するルックアップテーブルを選択する制御手段とを備え、当該制御手段は、温

度に応じて、上記ルックアップテーブルを切り換える構成である。

【0147】

当該構成では、温度に応じて、ルックアップテーブルを切り換えるので、温度に拘わらず、白光りや黒沈みの発生を的確に防止でき、表示装置の表示品質を高いレベルに維持し続けることができる。また、各温度範囲毎にルックアップテーブルが設けられているので、温度による補正処理の変化が簡単な数式で記述できない場合であっても、簡単な回路によって補正処理を変更できるという効果を奏する。

【0148】

本発明に係る表示装置は、以上のように、上記構成に加えて、今回の映像データは、3原色のそれぞれについて8ビット幅であり、上記記憶手段は、上記3原色のそれぞれについて、前々回の映像データのビット幅と前回の映像データのビット幅との合計が10ビットになるように、前々回および前回の映像データのうち、少なくとも前々回の映像データのビット幅を制限して記憶する構成である。

【0149】

当該構成では、3原色の映像データのビット幅の合計が30（ 3×10 ）ビットなので、汎用のメモリ（データビットの幅が 2^n に設定されているメモリ）を使用する場合、前回の映像データ（3原色分）をそのまま記憶する場合と同じ記憶容量のメモリによって記憶手段を実現できるという効果を奏する。

【0150】

本発明に係る表示装置は、以上のように、上記構成に加えて、上記画素は、ノーマリブラックモードかつ垂直配向モードの液晶素子である。ここで、ノーマリブラックモードかつ垂直配向モードの液晶素子を画素とする場合、ディケイの階調遷移に対する応答速度がライズの場合に比べて遅く、階調遷移を強調するように変調して駆動したとしても、前々回から前回へのディケイの階調遷移において、実際の階調遷移と、所望の階調遷移とに差が発生しやすい。したがって、ディケイ→ライズの階調遷移が発生すると、白光りが発生し、ユーザに視認されやすくなる。これに対して、上記構成では、第2補正手段によって、白光りの発生が抑制されている。したがって、ノーマリブラックモードかつ垂直配向モードの液

晶素子を画素としているにも拘わらず、白光りの発生を防止でき、表示装置の表示品質を向上できるという効果を奏する。

【0151】

本発明に係るプログラムは、以上のように、上記各工程をコンピュータに実行させるプログラムである。したがって、当該プログラムがコンピュータで実行されると、当該コンピュータは、表示装置を上記駆動方法で駆動できる。この結果、上記表示装置の駆動方法と同様に、比較的小さな回路規模で表示装置の表示品位を向上できるという効果を奏する。

【図面の簡単な説明】

【図1】

本発明の実施形態を示すものであり、画像表示装置に設けられた変調駆動処理部の要部構成を示すブロック図である。

【図2】

上記変調駆動処理部の要部構成を示すブロック図である。

【図3】

上記画像表示装置に設けられた画素の構成例を示す回路図である。

【図4】

上記変調駆動処理部の動作を示すものであり、前々回から今回への階調遷移がディケイ→ライズの場合の実際の輝度レベルを示すタイミングチャートである。

【図5】

上記変調駆動処理部の動作を示すものであり、前々回から今回への階調遷移がライズ→ディケイの場合の実際の輝度レベルを示すタイミングチャートである。

【図6】

前々フレームの映像データと前フレームの映像データとの組み合わせで表現される領域と計算エリアとの関係を示す図面である。

【図7】

上記変調駆動処理部に設けられたルックアップテーブルの内容を示す図面である。

【図8】

本発明の他の実施形態を示すものであり、上記変調駆動処理部に設けられたルックアップテーブルの内容を示す図面である。

【図 9】

本発明のさらに他の実施形態を示すものであり、変調駆動処理部の要部構成を示すブロック図である。

【図 1 0】

本発明の他の実施形態を示すものであり、変調駆動処理部の要部構成を示すブロック図である。

【図 1 1】

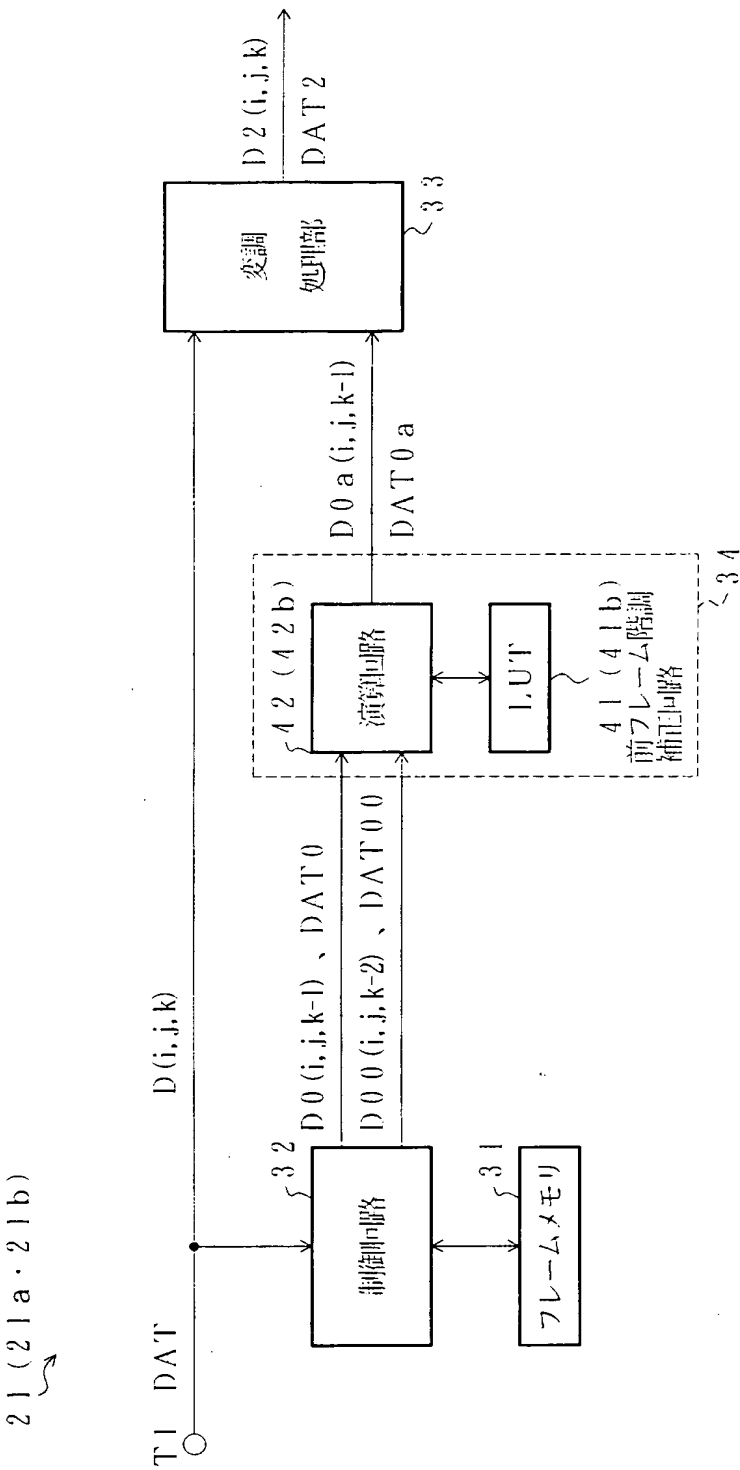
従来技術を示すものであり、表示装置の要部構成を示すブロック図である。

【符号の説明】

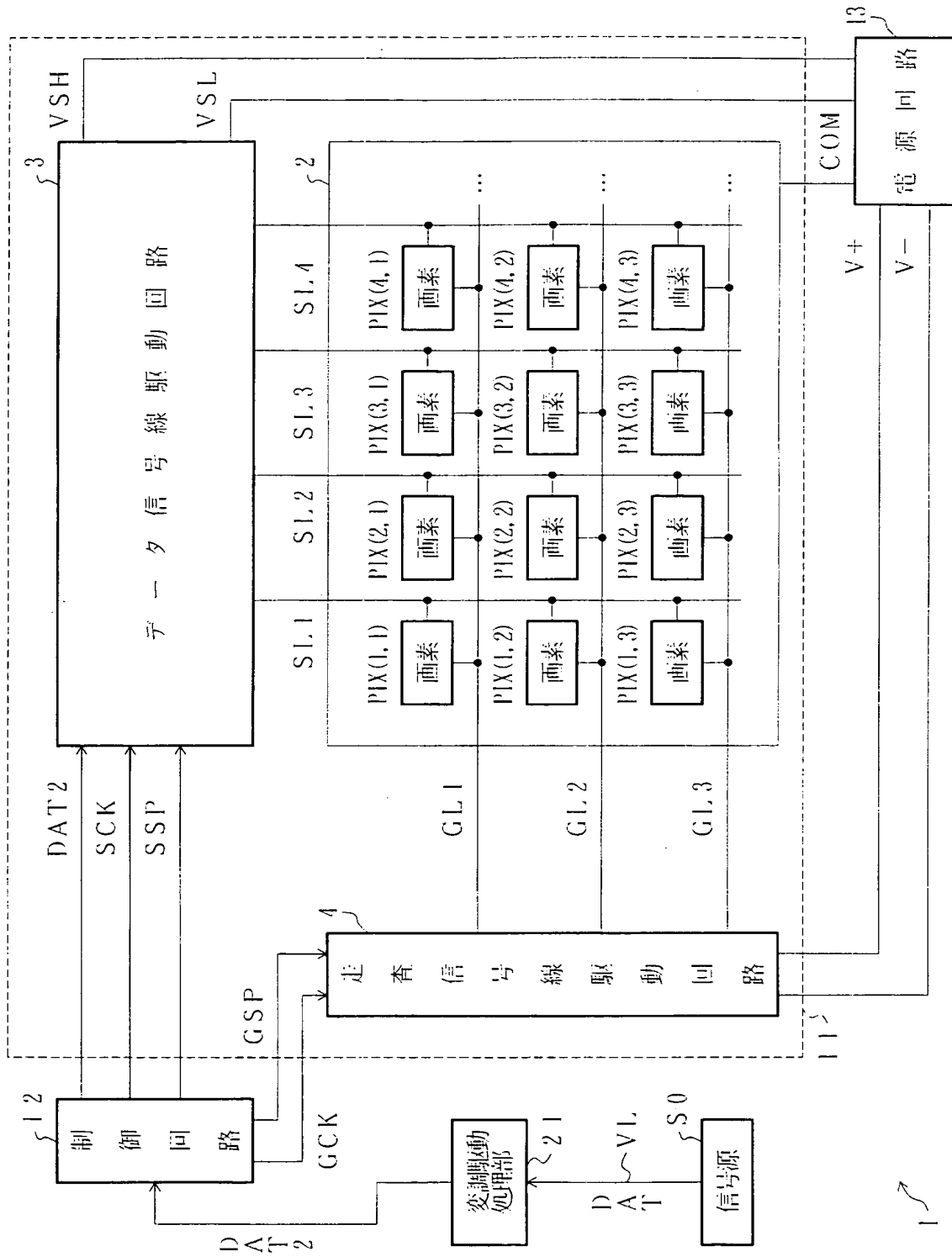
- 1 画像表示装置（表示装置）
- 3 1 フレームメモリ（記憶手段）
- 3 3 変調処理部（第 1 補正手段）
- 3 4 ～ 3 4 f 前フレーム階調補正回路（第 2 補正手段）
- 4 1 ・ 4 1 c ・ 4 1 e ルックアップテーブル
- 4 2 c ・ 4 2 e 演算回路（制御手段）

【書類名】 図面

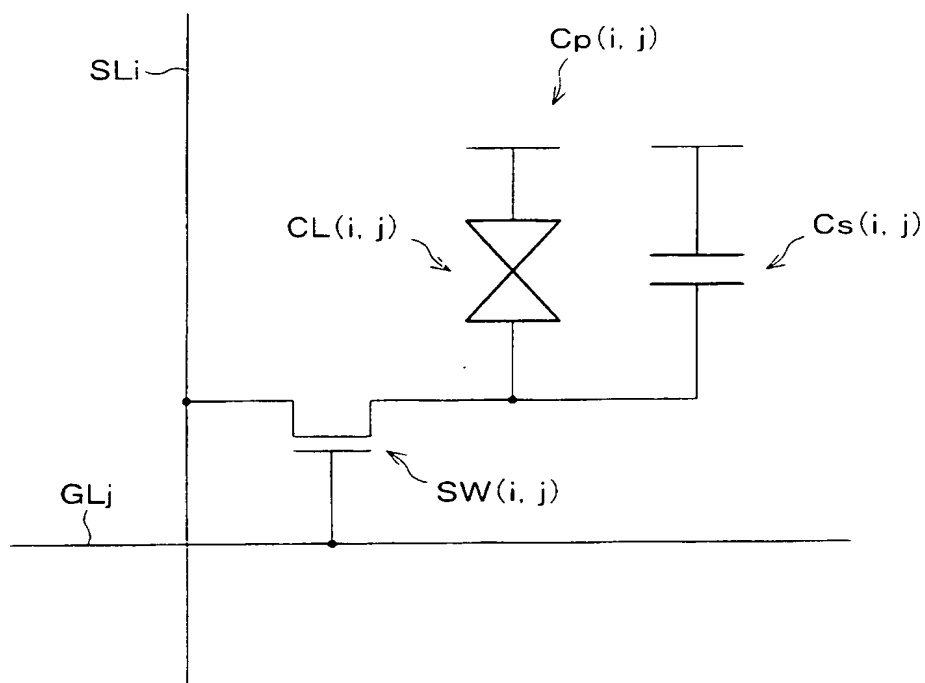
【図 1】



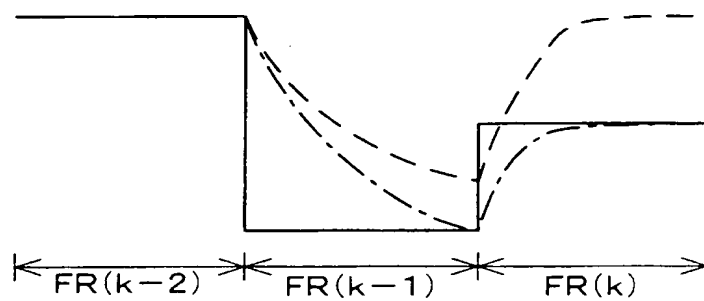
【図 2】



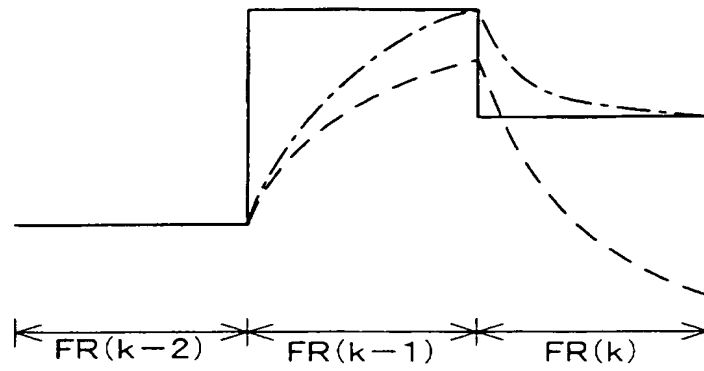
【図 3】



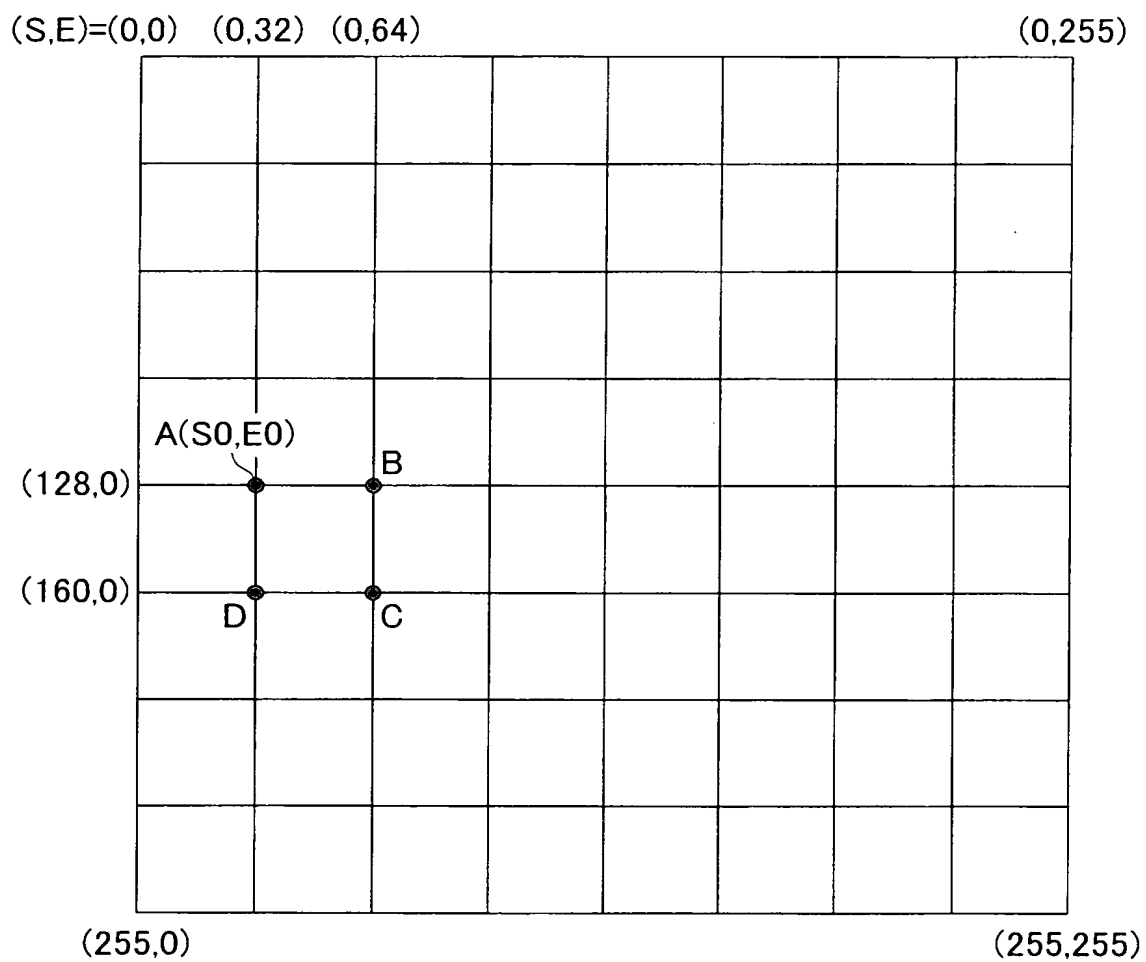
【図 4】



【図 5】



【図 6】



【図 7】

S \ E	0	32	64	96	128	160	192	224	255
0	0	35	63	93	123	155	176	192	194
32	26	32	63	94	125	157	189	223	239
64	42	42	64	95	126	157	188	224	246
96	56	56	65	96	127	159	190	224	249
128	64	64	64	96	128	158	190	223	251
160	76	76	76	97	128	160	191	225	253
192	90	90	90	99	128	160	192	224	254
224	112	112	112	112	129	160	191	224	254
255	134	134	134	134	134	159	192	223	255

$\alpha 2$

$\alpha 1$

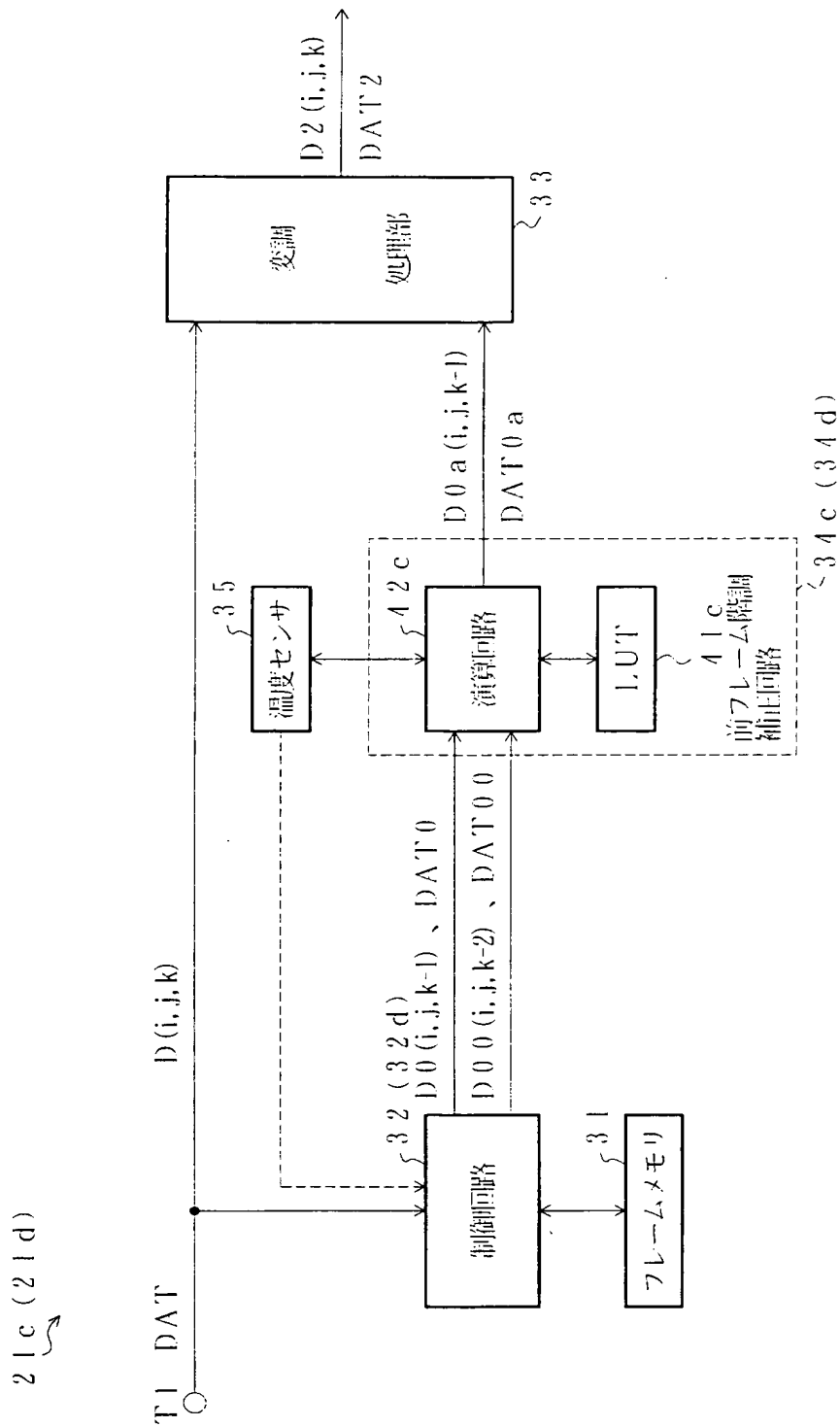
【図 8】

S \ E	0	32	64	96	128	160	192	224	255
0	0	32	64	96	128	160	176	192	194
32	26	32	64	96	128	160	192	224	239
64	42	42	64	96	128	160	192	224	255
96	56	56	64	96	128	160	192	224	255
128	64	64	64	96	128	160	192	224	255
160	76	76	76	96	128	160	192	224	255
192	90	90	90	96	128	160	192	224	255
224	112	112	112	112	128	160	192	224	255
255	134	134	134	134	134	160	192	224	255

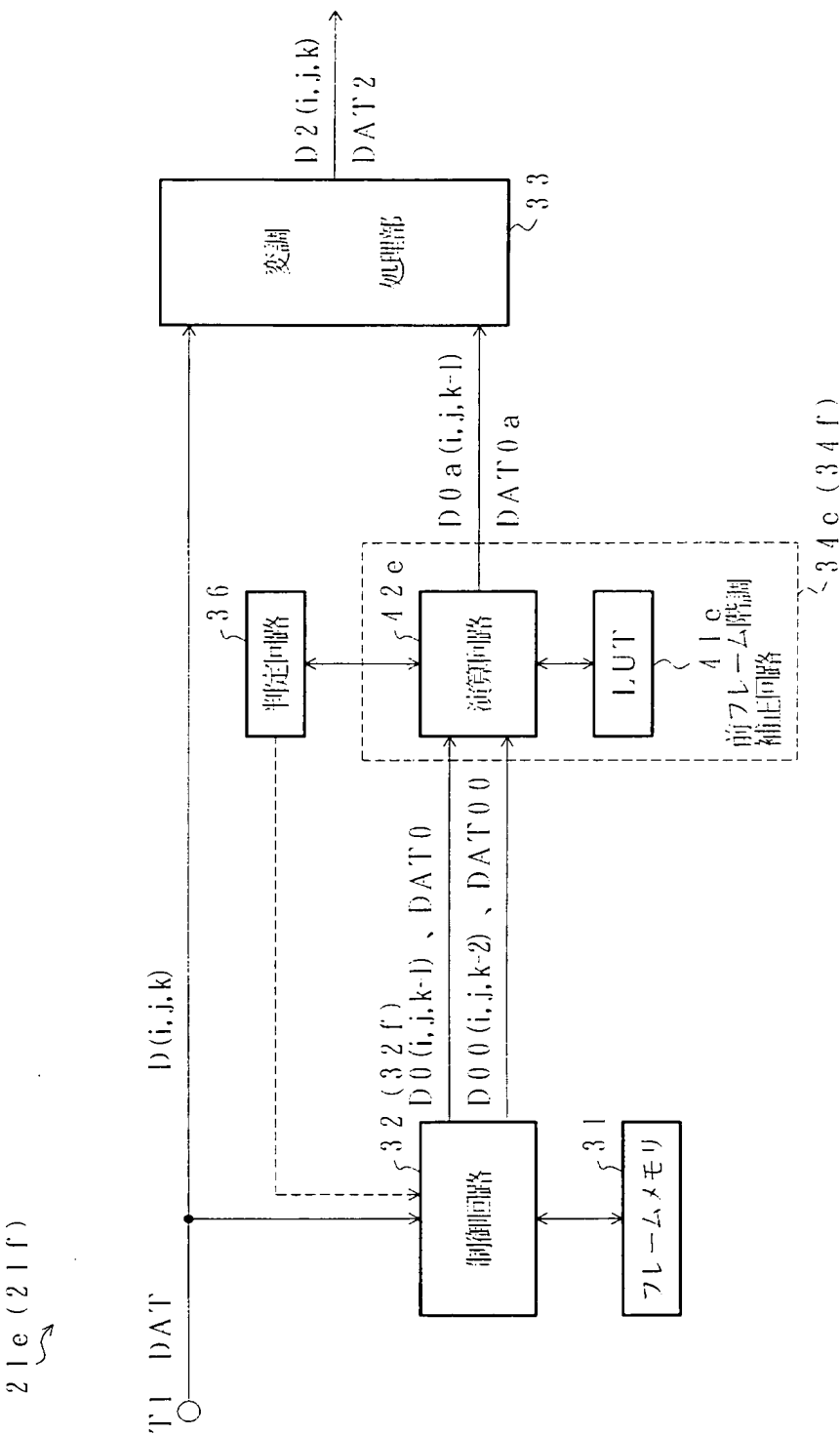
$\alpha 2$

$\alpha 1$

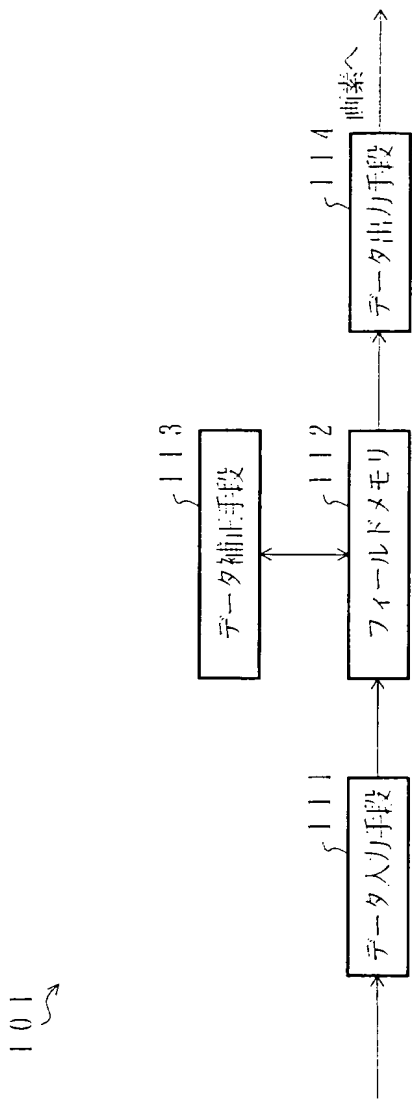
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 比較的小さな回路規模で、表示品質のよい表示装置を実現する。

【解決手段】 フレームメモリ 3 1 は、現および前フレームの補正前の映像データを次のフレームまで記憶する。一方、前フレーム階調補正回路 3 4 は、フレームメモリ 3 1 から前々および前フレームの補正前の映像データを読み出し、前フレームの映像データを前々フレームの映像データに近づけるように補正する。さらに、変調処理部 3 3 は、補正後の前フレームの映像データを参照して、前フレームから現フレームへの階調遷移を強調するように、現フレームの映像データを補正する。当該構成では、補正に起因する誤差が重畳されないにも拘わらず、前々フレームから現フレームにおける階調遷移がディケイ→ライズの場合に現フレームにおける階調遷移強調の程度が抑制され、画素の応答速度が遅い場合でも白光りの発生を抑制できる。

【選択図】 図 1

特願 2 0 0 2 - 3 8 1 5 5 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 0 4 9]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

氏 名

シャープ株式会社